

PATENT COOPERATION TREATY

PCT

NOTIFICATION OF ELECTION

(PCT Rule 61.2)

From the INTERNATIONAL BUREAU

To:

Assistant Commissioner for Patents
United States Patent and Trademark
Office
Box PCT
Washington, D.C.20231
ETATS-UNIS D'AMERIQUE

in its capacity as elected Office

Date of mailing: 21 September 2000 (21.09.00)	
International application No.: PCT/JP00/01471	Applicant's or agent's file reference: P-H02-587/AI
International filing date: 10 March 2000 (10.03.00)	Priority date: 16 March 1999 (16.03.99)
Applicant: ISHIKAWA, Masatoshi et al	

1. The designated Office is hereby notified of its election made:

☒ in the demand filed with the International preliminary Examining Authority on:
10 March 2000 (10.03.00)

☐ in a notice effecting later election filed with the International Bureau on:

2. The election ☒ was

☐ was not

made before the expiration of 19 months from the priority date or, where Rule 32 applies, within the time limit under Rule 32.2(b).

<p>The International Bureau of WIPO 34, chemin des Colombettes 1211 Geneva 20, Switzerland</p> <p>Facsimile No.: (41-22) 740.14.35</p>	<p>Authorized officer:</p> <p>J. Zahra</p> <p>Telephone No.: (41-22) 338.83.38</p>
------------------------------------------------------------------------------------------------------------------------------------------------	------------------------------------------------------------------------------------

11T
Translation

PATENT COOPERATION TREATY

PCT

INTERNATIONAL PRELIMINARY EXAMINATION REPORT

(PCT Article 36 and Rule 70)

Applicant's or agent's file reference P-H02-587/AI	FOR FURTHER ACTION See Notification of Transmittal of International Preliminary Examination Report (Form PCT/IPEA/416)	
International application No. PCT/JP00/01471	International filing date (day/month/year) 10 March 2000 (10.03.00)	Priority date (day/month/year) 16 March 1999 (16.03.99)
International Patent Classification (IPC) or national classification and IPC G06T 1/20		
Applicant HAMAMATSU PHOTONICS K. K.		

- This international preliminary examination report has been prepared by this International Preliminary Examining Authority and is transmitted to the applicant according to Article 36.
- This REPORT consists of a total of 3 sheets, including this cover sheet.

☒ This report is also accompanied by ANNEXES, i.e., sheets of the description, claims and/or drawings which have been amended and are the basis for this report and/or sheets containing rectifications made before this Authority (see Rule 70.16 and Section 607 of the Administrative Instructions under the PCT).

 These annexes consist of a total of 11 sheets.

- This report contains indications relating to the following items:

- I ☒ Basis of the report
- II ☐ Priority
- III ☐ ~~Non-establishment of opinion with regard to novelty, inventive step and industrial applicability~~
- IV ☐ Lack of unity of invention
- V ☒ Reasoned statement under Article 35(2) with regard to novelty, inventive step or industrial applicability; citations and explanations supporting such statement
- VI ☐ Certain documents cited
- VII ☐ Certain defects in the international application
- VIII ☐ Certain observations on the international application

Date of submission of the demand 10 March 2000 (10.03.00)	Date of completion of this report 02 November 2000 (02.11.2000)
Name and mailing address of the IPEA/JP	Authorized officer
Facsimile No.	Telephone No.

INTERNATIONAL PRELIMINARY EXAMINATION REPORT

International application No.

PCT/JP00/01471

1. Basis of the report

1. With regard to the **elements** of the international application:*

- ☐ the international application as originally filed
- ☒ the description:
pages 1-2,6-57, as originally filed
pages _____, filed with the demand
pages 3-5/1, filed with the letter of 26 October 2000 (26.10.2000)
- ☒ the claims:
pages 5,6, as originally filed
pages _____, as amended (together with any statement under Article 19
pages _____, filed with the demand
pages 1-4,7, filed with the letter of 26 October 2000 (26.10.2000)
- ☒ the drawings:
pages 1-18, as originally filed
pages _____, filed with the demand
pages _____, filed with the letter of _____
- ☐ the sequence listing part of the description:
pages _____, as originally filed
pages _____, filed with the demand
pages _____, filed with the letter of _____

2. With regard to the **language**, all the elements marked above were available or furnished to this Authority in the language in which the international application was filed, unless otherwise indicated under this item.

These elements were available or furnished to this Authority in the following language _____ which is:

- ☐ the language of a translation furnished for the purposes of international search (under Rule 23.1(b)).
- ☐ the language of publication of the international application (under Rule 48.3(b)).
- ☐ the language of the translation furnished for the purposes of international preliminary examination (under Rule 55.2 and/or 55.3).

3. With regard to any **nucleotide and/or amino acid sequence** disclosed in the international application, the international preliminary examination was carried out on the basis of the sequence listing:

- ☐ contained in the international application in written form.
- ☐ filed together with the international application in computer readable form.
- ☐ furnished subsequently to this Authority in written form.
- ☐ furnished subsequently to this Authority in computer readable form.
- ☐ The statement that the subsequently furnished written sequence listing does not go beyond the disclosure in the international application as filed has been furnished.
- ☐ The statement that the information recorded in computer readable form is identical to the written sequence listing has been furnished.

4. ☐ The amendments have resulted in the cancellation of:

- ☐ the description, pages _____
- ☐ the claims, Nos. _____
- ☐ the drawings, sheets/fig _____

5. ☐ This report has been established as if (some of) the amendments had not been made, since they have been considered to go beyond the disclosure as filed, as indicated in the Supplemental Box (Rule 70.2(c)).**

* Replacement sheets which have been furnished to the receiving Office in response to an invitation under Article 14 are referred to in this report as "originally filed" and are not annexed to this report since they do not contain amendments (Rule 70.16 and 70.17).

** Any replacement sheet containing such amendments must be referred to under item 1 and annexed to this report.

INTERNATIONAL PRELIMINARY EXAMINATION REPORT

International application No.

PCT/JP00/01471

V. Reasoned statement under Article 35(2) with regard to novelty, inventive step or industrial applicability; citations and explanations supporting such statement

1. Statement

Novelty (N)	Claims	1-7	YES
	Claims		NO
Inventive step (IS)	Claims	1-7	YES
	Claims		NO
Industrial applicability (IA)	Claims	1-7	YES
	Claims		NO

2. Citations and explanations

Document 1: JP, 10-145680, A (Hamamatsu Photonics K.K.), 29 May, 1998

Document 2: JP, 62-295174, A (Director General, Agency of Industrial Science and Technology), 22 December, 1987

The subject matter of claims 1-7 is considered to involve an inventive step when compared with the documents cited in the written opinion.

The constituent feature whereby 'the control circuit controls the combination of a) the data that is transferred to the corresponding computing elements via the data lines for data transfer in the column direction and b) the data that is transferred to the corresponding computing elements via the data lines for data transfer in the row direction, and in this way each computing element is made to carry out processing based on the combination of the data received from a) the corresponding data line for data transfer in the column direction and b) the corresponding data line for data transfer in the row direction', and the constituent feature whereby 'the control circuit receives data from each computing element via a) the corresponding data line for data transfer in the column direction and b) the corresponding data line for data transfer in the row direction, and determines the position of the computing element for which certain prescribed data was outputted based on a combination of a) the data line for data transfer in the column direction for which the prescribed data was transferred and b) the data line for data transfer in the row direction for which the prescribed data was transferred', are not disclosed in either of documents 1 or 2.

国際調査報告

(法 8 条、法施行規則第40、41条)
〔P C T 1 8 条、P C T 規則43、44〕

出願人又は代理人 の書類記号 P-H02-587/AI	今後の手続きについては、国際調査報告の送付通知様式(P C T / I S A / 2 2 0) 及び下記 5 を参照すること。		
国際出願番号 P C T / J P 0 0 / 0 1 4 7 1	国際出願日 (日.月.年) 1 0 . 0 3 . 0 0	優先日 (日.月.年) 1 6 . 0 3 . 9 9	
出願人 (氏名又は名称) 浜松ホトニクス株式会社			

国際調査機関が作成したこの国際調査報告を法施行規則第41条 (P C T 1 8 条) の規定に従い出願人に送付する。
この写しは国際事務局にも送付される。

この国際調査報告は、全部で 2 ページである。

☐ この調査報告に引用された先行技術文献の写しも添付されている。

1. 国際調査報告の基礎

a. 言語は、下記に示す場合を除くほか、この国際出願がされたものに基づき国際調査を行った。

☐ この国際調査機関に提出された国際出願の翻訳文に基づき国際調査を行った。

b. この国際出願は、ヌクレオチド又はアミノ酸配列を含んでおり、次の配列表に基づき国際調査を行った。

☐ この国際出願に含まれる書面による配列表

☐ この国際出願と共に提出されたフレキシブルディスクによる配列表

☐ 出願後に、この国際調査機関に提出された書面による配列表

☐ 出願後に、この国際調査機関に提出されたフレキシブルディスクによる配列表

☐ 出願後に提出した書面による配列表が出願時における国際出願の開示の範囲を超える事項を含まない旨の陳述書の提出があった。

☐ 書面による配列表に記載した配列とフレキシブルディスクによる配列表に記載した配列が同一である旨の陳述書の提出があった。

2. ☐ 請求の範囲の一部の調査ができない (第 I 欄参照)。

3. ☐ 発明の単一性が欠如している (第 II 欄参照)。

4. 発明の名称は ☒ 出願人が提出したものを承認する。
☐ 次に示すように国際調査機関が作成した。

5. 要約は ☒ 出願人が提出したものを承認する。

☐ 第 III 欄に示されているように、法施行規則第47条 (P C T 規則38.2(b)) の規定により国際調査機関が作成した。出願人は、この国際調査報告の発送の日から 1 カ月以内にこの国際調査機関に意見を提出することができる。

6. 要約書とともに公表される図は、
第 1 図とする。 ☒ 出願人が示したとおりである。

☐ なし。

☐ 出願人は図を示さなかった。

☐ 本図は発明の特徴を一層よく表している。

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl⁷ G06T 1/20

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl⁷ G06T 1/20

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1926-1996

日本国公開実用新案公報 1971-2000

日本国実用新案登録公報 1996-2000

日本国登録実用新案公報 1994-2000

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP, 10-145680, A (浜松ホトニクス株式会社) 29. 5月. 1998 (29. 05. 98)	1
A	全文 (ファミリーなし)	2-6
Y	JP, 06-274467, A (住友金属工業株式会社) 30. 9月. 1994 (30. 09. 94)	1
A	全文 (ファミリーなし)	2-6

☐ C欄の続きにも文献が列举されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの

「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」 口頭による開示、使用、展示等に言及する文献

「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」 同一パテントファミリー文献

国際調査を完了した日

31. 05. 00

国際調査報告の発送日

13.06.00

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

新井 則和



5H

8937

電話番号 03-3581-1101 内線 3531

PCT

REQUEST

The undersigned requests that the present international application be processed according to the Patent Cooperation Treaty.

For receiving Office use only

International Application No.

International Filing Date

Name of receiving Office and "PCT International Application"

Applicant's or agent's file reference
(if desired) (12 characters maximum) P-H02-587/A1

Box No. I TITLE OF INVENTION

Box No. II APPLICANT

☐ This person is also inventor

Name and address: (Family name followed by given name; for a legal entity, full official designation. The address must include postal code and name of country. The country of the address indicated in this Box is the applicant's State (that is, country) of residence if no State of residence is indicated below.)

HAMAMATSU PHOTONICS K. K.
1126-1, Ichino-cho, Hamamatsu-shi,

Shizuoka 435-8558 JAPAN

Telephone No.
053-584-0200

Facsimile No.
053-586-8467

Teleprinter No.

Applicant's registration No. with the Office

State (that is, country) of nationality: JAPAN

State (that is, country) of residence: JAPAN

This person is applicant for the purposes of: ☐ all designated States ☒ all designated States except the United States of America ☐ the United States of America only ☐ the States indicated in the Supplemental Box

Box No. III FURTHER APPLICANT(S) AND/OR (FURTHER) INVENTOR(S)

Name and address: (Family name followed by given name; for a legal entity, full official designation. The address must include postal code and name of country. The country of the address indicated in this Box is the applicant's State (that is, country) of residence if no State of residence is indicated below.)

ISHIKAWA Masatoshi
1571-32, Oomuro, Kashiwa-shi,
Chiba 277-0813 JAPAN

This person is:

☐ applicant only
☒ applicant and inventor
☐ inventor only (If this check-box is marked, do not fill in below.)

Applicant's registration No. with the Office

State (that is, country) of nationality: JAPAN

State (that is, country) of residence: JAPAN

This person is applicant for the purposes of: ☐ all designated States ☐ all designated States except the United States of America ☒ the United States of America only ☐ the States indicated in the Supplemental Box

☒ Further applicants and/or (further) inventors are indicated on a continuation sheet.

Box No. IV AGENT OR COMMON REPRESENTATIVE; OR ADDRESS FOR CORRESPONDENCE

The person identified below is hereby/has been appointed to act on behalf of the applicant(s) before the competent International Authorities as:

☒ agent

☐ common representative

Name and address: (Family name followed by given name; for a legal entity, full official designation. The address must include postal code and name of country.)

KOIZUMI Shin
6F, Yushima Tokyu Bldg.,
37-4, Yushima 3-chome, Bunkyo-ku,
Tokyo 113-0034 JAPAN

Telephone No.
03-3839-5772

Facsimile No.
03-3839-5773

Teleprinter No.

Agent's registration No. with the Office

☐ Address for correspondence: Mark this check-box where no agent or common representative is/has been appointed and the space above is used instead to indicate a special address to which correspondence should be sent.

Continuation of Box No. III FURTHER APPLICANT(S) AND/OR (FURTHER) INVENTOR(S)

If none of the following sub-boxes is used, this sheet should not be included in the request.

Name and address: (Family name followed by given name; for a legal entity, full official designation. The address must include postal code and name of country. The country of the address indicated in this Box is the applicant's State (that is, country) of residence if no State of residence is indicated below.)

TOYODA Haruyoshi
c/o Hamamatsu Photonics K. K.
1126-1, Ichino-cho, Hamamatsu-shi,
Shizuoka 435-8558 JAPAN

This person is:

- ☐ applicant only
☒ applicant and inventor
☐ inventor only (If this check-box is marked, do not fill in below.)

Applicant's registration No. with the Office

State (that is, country) of nationality:

JAPAN

State (that is, country) of residence:

JAPAN

This person is applicant for the purposes of:

- ☐ all designated States ☐ all designated States except the United States of America ☐ the United States of America only ☐ the States indicated in the Supplemental Box

Name and address: (Family name followed by given name; for a legal entity, full official designation. The address must include postal code and name of country. The country of the address indicated in this Box is the applicant's State (that is, country) of residence if no State of residence is indicated below.)

This person is:

- ☐ applicant only
☐ applicant and inventor
☐ inventor only (If this check-box is marked, do not fill in below.)

Applicant's registration No. with the Office

State (that is, country) of nationality:

State (that is, country) of residence:

This person is applicant for the purposes of:

- ☐ all designated States ☐ all designated States except the United States of America ☐ the United States of America only ☐ the States indicated in the Supplemental Box

Name and address: (Family name followed by given name; for a legal entity, full official designation. The address must include postal code and name of country. The country of the address indicated in this Box is the applicant's State (that is, country) of residence if no State of residence is indicated below.)

This person is:

- ☐ applicant only
☐ applicant and inventor
☐ inventor only (If this check-box is marked, do not fill in below.)

Applicant's registration No. with the Office

State (that is, country) of nationality:

State (that is, country) of residence:

This person is applicant for the purposes of:

- ☐ all designated States ☐ all designated States except the United States of America ☐ the United States of America only ☐ the States indicated in the Supplemental Box

Name and address: (Family name followed by given name; for a legal entity, full official designation. The address must include postal code and name of country. The country of the address indicated in this Box is the applicant's State (that is, country) of residence if no State of residence is indicated below.)

This person is:

- ☐ applicant only
☐ applicant and inventor
☐ inventor only (If this check-box is marked, do not fill in below.)

Applicant's registration No. with the Office

State (that is, country) of nationality:

State (that is, country) of residence:

This person is applicant for the purposes of:

- ☐ all designated States ☐ all designated States except the United States of America ☐ the United States of America only ☐ the States indicated in the Supplemental Box

☐ Further applicants and/or (further) inventors are indicated on another continuation sheet.

Box No. V DESIGNATION OF STATES

Mark the applicable check-boxes below; at least one must be marked.

The following designations are hereby made under Rule 4.9(a): (Double-click here if you want all the boxes below checked.)

Regional Patent

- ☒ **AP ARIPO Patent:** GH Ghana, GM Gambia, KE Kenya, LS Lesotho, MW Malawi, MZ Mozambique, SD Sudan, SL Sierra Leone, SZ Swaziland, TZ United Republic of Tanzania, UG Uganda, ZW Zimbabwe, and any other State which is a Contracting State of the Harare Protocol and of the PCT
- ☒ **EA Eurasian Patent:** AM Armenia, AZ Azerbaijan, BY Belarus, KG Kyrgyzstan, KZ Kazakhstan, MD Republic of Moldova, RU Russian Federation, TJ Tajikistan, TM Turkmenistan, and any other State which is a Contracting State of the Eurasian Patent Convention and of the PCT
- ☒ **EP European Patent:** AT Austria, BE Belgium, CH & LI Switzerland and Liechtenstein, CY Cyprus, DE Germany, DK Denmark, ES Spain, FI Finland, FR France, GB United Kingdom, GR Greece, IE Ireland, IT Italy, LU Luxembourg, MC Monaco, NL Netherlands, PT Portugal, SE Sweden, TR Turkey, and any other State which is a Contracting State of the European Patent Convention and of the PCT
- ☒ **OA OAPI Patent:** BF Burkina Faso, BJ Benin, CF Central African Republic, CG Congo, CI Côte d'Ivoire, CM Cameroon, GA Gabon, GN Guinea, GW Guinea-Bissau, ML Mali, MR Mauritania, NE Niger, SN Senegal, TD Chad, TG Togo, and any other State which is a member State of OAPI and a Contracting State of the PCT (if other kind of protection or treatment desired, specify on dotted line).....

National Patent (if other kind of protection or treatment desired, specify on dotted line):

- | | | |
|--------------------------------------------------------------------------------------------|-------------------------------------------------------------------------|------------------------------------------------------------------------------|
| <input checked="" type="checkbox"/> AE United Arab Emirates | <input checked="" type="checkbox"/> GE Georgia | <input checked="" type="checkbox"/> MW Malawi |
| <input type="checkbox"/> AG Antigua and Barbuda | <input checked="" type="checkbox"/> GH Ghana | <input checked="" type="checkbox"/> MX Mexico |
| <input checked="" type="checkbox"/> AL Albania | <input checked="" type="checkbox"/> GM Gambia | <input type="checkbox"/> MZ Mozambique |
| <input checked="" type="checkbox"/> AM Armenia | <input checked="" type="checkbox"/> HR Croatia | <input checked="" type="checkbox"/> NO Norway |
| <input checked="" type="checkbox"/> AT Austria | <input checked="" type="checkbox"/> HU Hungary | <input checked="" type="checkbox"/> NZ New Zealand |
| <input checked="" type="checkbox"/> AU Australia | <input checked="" type="checkbox"/> ID Indonesia | <input checked="" type="checkbox"/> PL Poland |
| <input checked="" type="checkbox"/> AZ Azerbaijan | <input checked="" type="checkbox"/> IL Israel | <input checked="" type="checkbox"/> PT Portugal |
| <input checked="" type="checkbox"/> BA Bosnia and Herzegovina | <input checked="" type="checkbox"/> IN India | <input checked="" type="checkbox"/> RO Romania |
| | <input checked="" type="checkbox"/> IS Iceland | <input checked="" type="checkbox"/> RU Russian Federation |
| <input checked="" type="checkbox"/> BB Barbados | <input checked="" type="checkbox"/> JP Japan | |
| <input checked="" type="checkbox"/> BG Bulgaria | <input checked="" type="checkbox"/> KE Kenya | <input checked="" type="checkbox"/> SD Sudan |
| <input checked="" type="checkbox"/> BR Brazil | <input checked="" type="checkbox"/> KG Kyrgyzstan | <input checked="" type="checkbox"/> SE Sweden |
| <input checked="" type="checkbox"/> BY Belarus | <input checked="" type="checkbox"/> KP Democratic People's | <input checked="" type="checkbox"/> SG Singapore |
| <input type="checkbox"/> BZ Belize | Republic of Korea | <input checked="" type="checkbox"/> SI Slovenia |
| <input checked="" type="checkbox"/> CA Canada | <input checked="" type="checkbox"/> KR Republic of Korea | <input checked="" type="checkbox"/> SK Slovakia |
| <input checked="" type="checkbox"/> CH & LI Switzerland and Liechtenstein | <input checked="" type="checkbox"/> KZ Kazakhstan | <input checked="" type="checkbox"/> SL Sierra Leone |
| <input checked="" type="checkbox"/> CN China | <input checked="" type="checkbox"/> LC Saint Lucia | <input checked="" type="checkbox"/> TJ Tajikistan |
| <input type="checkbox"/> CO Colombia | <input checked="" type="checkbox"/> LK Sri Lanka | <input checked="" type="checkbox"/> TM Turkmenistan |
| <input checked="" type="checkbox"/> CR Costa Rica | <input checked="" type="checkbox"/> LR Liberia | <input checked="" type="checkbox"/> TR Turkey |
| <input checked="" type="checkbox"/> CU Cuba | <input checked="" type="checkbox"/> LS Lesotho | <input checked="" type="checkbox"/> TT Trinidad and Tobago |
| <input checked="" type="checkbox"/> CZ Czech Republic | <input checked="" type="checkbox"/> LT Lithuania | |
| <input checked="" type="checkbox"/> DE Germany | <input checked="" type="checkbox"/> LU Luxembourg | <input type="checkbox"/> TZ United Republic of Tanzania |
| <input checked="" type="checkbox"/> DK Denmark | <input checked="" type="checkbox"/> LV Latvia | <input checked="" type="checkbox"/> UA Ukraine |
| <input checked="" type="checkbox"/> DM Dominica | <input type="checkbox"/> MA Morocco | <input checked="" type="checkbox"/> UG Uganda |
| <input type="checkbox"/> DZ Algeria | <input checked="" type="checkbox"/> MD Republic of Moldova | <input checked="" type="checkbox"/> US United States of America |
| <input checked="" type="checkbox"/> EE Estonia | | |
| <input checked="" type="checkbox"/> ES Spain | <input checked="" type="checkbox"/> MG Madagascar | <input checked="" type="checkbox"/> UZ Uzbekistan |
| <input checked="" type="checkbox"/> FI Finland | <input checked="" type="checkbox"/> MK The former Yugoslav | <input checked="" type="checkbox"/> VN Viet Nam |
| <input checked="" type="checkbox"/> GB United Kingdom | Republic of Macedonia | <input checked="" type="checkbox"/> YU Yugoslavia |
| <input checked="" type="checkbox"/> GD Grenada | | <input checked="" type="checkbox"/> ZA South Africa |
| | <input checked="" type="checkbox"/> MN Mongolia | <input checked="" type="checkbox"/> ZW Zimbabwe |

Check-boxes reserved for designating States which have become party to the PCT after issuance of this sheet

<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>

Precautionary Designation Statement: In addition to the designations made above, the applicant also makes under Rule 4.9(b) all other designations which would be permitted under the PCT except the designation(s) indicated in the Supplemental Box as being excluded from the scope of this statement. The applicant declares that those additional designations are subject to confirmation and that any designation which is not confirmed before the expiration of 15 months from the priority date is to be regarded as withdrawn by the applicant at the expiration of that time limit. (Confirmation (including fees) must reach the receiving Office within the 15-month time limit.)

Supplemental Box

If the Supplemental Box is not used, this sheet should not be included in the request.

1. If, in any of the Boxes, except Boxes Nos. VIII(i) to (v) for which a special continuation box is provided, **the space is insufficient** to furnish all the information: in such case, write "Continuation of Box No...." (indicate the number of the Box) and furnish the information in the same manner as required according to the captions of the Box in which the space was insufficient, in particular:

(i) if more than two persons are to be indicated as applicants and/or inventors and no "continuation sheet" is available: in such case, write "Continuation of Box No. III" and indicate for each additional person the same type of information as required in Box No. III. The country of the address indicated in this Box is the applicant's State (that is, country) of residence if no State of residence is indicated below;

(ii) if, in Box No. II or in any of the sub-boxes of Box No. III, the indication **"the States indicated in the Supplemental Box"** is checked: in such case, write "Continuation of Box No. II" or "Continuation of Box No. III" or "Continuation of Boxes No. II and No. III" (as the case may be), indicate the name of the applicant(s) involved and, next to (each) such name, the State(s) (and/or, where applicable, ARIPO, Eurasian, European or OAPI patent) for the purposes of which the named person is applicant;

(iii) if, in Box No. II or in any of the sub-boxes of Box No. III, the inventor or the inventor/applicant is not inventor for the purposes of all designated States or for the purposes of the United States of America: in such case, write "Continuation of Box No. II" or "Continuation of Box No. III" or "Continuation of Boxes No. II and No. III" (as the case may be), indicate the name of the inventor(s) and, next to (each) such name, the State(s) (and/or, where applicable, ARIPO, Eurasian, European or OAPI patent) for the purposes of which the named person is inventor;

(iv) if, in addition to the agent(s) indicated in Box No. IV, there are **further agents**: in such case, write "Continuation of Box No. IV" and indicate for each further agent the same type of information as required in Box No. IV;

KITAZAWA Kazuhiro
The same address as Box IV

ICHIKAWA Akiko
The same address as Box IV

(v) if, in Box No. V, the name of any State (or OAPI) is accompanied by the indication **"patent of addition,"** or **"certificate of addition,"** or if, in Box No. V, the name of the United States of America is accompanied by an indication **"continuation"** or **"continuation-in-part"**: in such case, write "Continuation of Box No. V" and the name of each State involved (or OAPI), and after the name of each such State (or OAPI), the number of the parent title or parent application and the date of grant of the parent title or filing of the parent application;

(vi) if, in Box No. VI, there are **more than five earlier applications whose priority is claimed**: in such case, write "Continuation of Box No. VI" and indicate for each additional earlier application the same type of information as required in Box No. VI.

2. If, with regard to the **precautionary designation statement** contained in Box No. V, the applicant wishes to exclude any State(s) from the scope of that statement: in such case, write "Designation(s) excluded from precautionary designation statement" and indicate the name or two-letter code of each State so excluded.

Box No. VI PRIORITY CLAIM

The priority of the following earlier application(s) is hereby claimed:

Filing date of earlier application (day/month/year)	Number of earlier application	Where earlier application is:		
		national application: country	regional application: * regional Office	international application: receiving Office
item (1) 16.03.99	11-70121	Japan		
item (2)				
item (3)				
item (4)				
item (5)				

☐ Further priority claims are indicated in the Supplemental Box.

The receiving Office is requested to prepare and transmit to the International Bureau a certified copy of the earlier application(s) (only if the earlier application was filed with the Office which for the purposes of this international application is the receiving Office) identified above as:

☐ all items
 ☐ item (1)
 ☐ item (2)
 ☐ item (3)
 ☐ item (4)
 ☐ item (5)
 ☐ other, see Supplemental Box

*Where the earlier application is an ARIPO application, indicate at least one country party to the Paris Convention for the Protection of Industrial Property or one Member of the World Trade Organization for which that earlier application was filed (Rule 4.10(b)(ii)):

Box No. VII INTERNATIONAL SEARCHING AUTHORITY

Choice of International Searching Authority (ISA) (if two or more International Searching Authorities are competent to carry out the international search, indicate the Authority chosen; the two-letter code may be used):

ISA /JP.....

Request to use results of earlier search: reference to that search (if an earlier search has been carried out by or requested from the International Searching Authority):

Date (day/month/year) Number Country (or regional Office)

Box No. VIII DECLARATIONS

The following declarations are contained in Boxes Nos. VIII (i) to (v) (mark the applicable check-boxes below and indicate in the right column the number of each type of declaration):

		Number of declarations
<input type="checkbox"/> Box No. VIII (i)	Declaration as to the identity of the inventor	:
<input type="checkbox"/> Box No. VIII (ii)	Declaration as to the applicant's entitlement, as at the international filing date, to apply for and be granted a patent	:
<input type="checkbox"/> Box No. VIII (iii)	Declaration as to the applicant's entitlement, as at the international filing date, to claim the priority of the earlier application	:
<input type="checkbox"/> Box No. VIII (iv)	Declaration of inventorship (only for the purposes of the designation of the United States of America)	:
<input type="checkbox"/> Box No. VIII (v)	Declaration as to non-prejudicial disclosures or exceptions to lack of novelty:	:

Box No. IX CHECK LIST; LANGUAGE OF FILING

This international application contains:

(a) the following number of sheets in paper form:

request (including declaration sheets)

: 5

description (excluding sequence listing part)

: 57

claims

: 2

abstract

: 1

drawings

: 20

Sub-total number of sheets: 85sequence listing part of description (*actual number of sheets if filed in paper form, whether or not also filed in computer readable form; see (b) below*)

: _____

Total number of sheets

:

(b) sequence listing part of description filed in computer readable form

(i) ☐ only (under Section 801(a)(i))(ii) ☐ in addition to being filed in paper form (under Section 801(a)(ii))**Type and number of carriers** (diskette, CD-ROM, CD-R or other) on which the sequence listing part is contained (*additional copies to be indicated under item 9(ii), in right column*):

: _____

This international application is **accompanied** by the following item(s) (*mark the applicable check-boxes below and indicate in right column the number of each item*):

Number of items

1. ☒ fee calculation sheet :
2. ☐ original separate power of attorney :
3. ☐ original general power of attorney :
4. ☐ copy of general power of attorney; reference number, if any: _____ :
5. ☐ statement explaining lack of signature :
6. ☐ priority document(s) identified in Box No. VI as item(s): _____ :
7. ☐ translation of international application into (language): _____ :
8. ☐ separate indications concerning deposited microorganism or other biological material :
9. ☐ sequence listing in computer readable form (indicate also type and number of carriers (diskette, CD-ROM, CD-R or other))
 - (i) ☐ copy submitted for the purposes of international search under Rule 13ter only (and not as part of the international application) :
 - (ii) ☐ (*only where check-box (b)(i) or (b)(ii) is marked in left column*) additional copies including, where applicable, the copy for the purposes of international search under Rule 13ter :
 - (iii) ☐ together with relevant statement as to the identity of the copy or copies with the sequence listing part mentioned in left column :
10. ☐ other (*specify*) _____ :

Figure of the drawings which should accompany the abstract: 1**Language of filing** of the international application:**Box No. X SIGNATURE OF APPLICANT, AGENT OR COMMON REPRESENTATIVE***Next to each signature, indicate the name of the person signing and the capacity in which the person signs (if such capacity is not obvious from reading the request).*

For receiving Office use only

1. Date of actual receipt of the purported international application:	2. Drawings: <input type="checkbox"/> received: <input type="checkbox"/> not received:
3. Corrected date of actual receipt due to later but timely received papers or drawings completing the purported international application:	
4. Date of timely receipt of the required corrections under PCT Article 11(2):	
5. International Searching Authority (if two or more are competent): ISA /JP	
6. <input type="checkbox"/> Transmittal of search copy delayed until search fee is paid	

For International Bureau use only

Date of receipt of the record copy by the International Bureau:

特許協力条約に基づく国際出願

願 書

出願人は、この国際出願が特許協力条約に従って処理されることを請求する。

受理番号記入欄	
国際出願番号	<div style="border: 2px solid black; border-radius: 50%; padding: 10px; text-align: center;"> PCT 10,300 受領印 </div>
国際出願日	
(受付印)	
出願人又は代理人の書類記号 (希望する場合、最大12字)	
P-H02-587/A1	

第 I 欄 発明の名称

高速視覚センサ装置

第 II 欄 出願人

氏名 (名称) 及びあて名: (姓・名の順に記載; 法人は公式の完全な名称を記載; あて名は郵便番号及び国名も記載)

浜松ホトニクス株式会社

HAMAMATSU PHOTONICS K. K.

〒435-8558 日本国静岡県浜松市市野町1126番地の1

1126-1, Ichino-cho, Hamamatsu-shi,
Shizuoka 435-8558 JAPAN

☐ この欄に記載した者は、
発明者でもある。

電話番号:

053-584-0200

ファクシミリ番号:

053-586-8467

加入電話番号:

国籍 (国名):

日本国 JAPAN

住所 (国名):

日本国 JAPAN

この欄に記載した者は、次の
指定国についての出願人である:

☐ すべての指定国

☒ 米国を除くすべての指定国

☐ 米国のみ

☐ 追記欄に記載した指定国

第 III 欄 その他の出願人又は発明者

氏名 (名称) 及びあて名: (姓・名の順に記載; 法人は公式の完全な名称を記載; あて名は郵便番号及び国名も記載)

石川 正俊

ISHIKAWA Masatoshi

〒277-0813 日本国千葉県柏市大室1571番地32

1571-32, Oomuro, Kashiwa-shi,
Chiba 277-0813 JAPAN

この欄に記載した者は
次に該当する:

☐ 出願人のみである。

☒ 出願人及び発明者である。

☐ 発明者のみである。
(ここにレ印を付したとき
は、以下に記入しないこと)

国籍 (国名):

日本国 JAPAN

住所 (国名):

日本国 JAPAN

この欄に記載した者は、次の
指定国についての出願人である:

☐ すべての指定国

☐ 米国を除くすべての指定国

☒ 米国のみ

☐ 追記欄に記載した指定国

☒ その他の出願人又は発明者が続葉に記載されている。

第 IV 欄 代理人又は共通の代表者、通知のあて名

次に記載された者は、国際機関において出願人のために行動する:

☒ 代理人

☐ 共通の代表者

氏名 (名称) 及びあて名: (姓・名の順に記載; 法人は公式の完全な名称を記載; あて名は郵便番号及び国名も記載)

9594 弁理士

小 泉

伸

KOIZUMI Shin

〒113-0034 日本国東京都文京区湯島3丁目37番4号 湯島東急ビル6階

6F, Yushima Tokyu Bldg.,
37-4, Yushima 3-chome, Bunkyo-ku,
Tokyo 113-0034 JAPAN

電話番号:

03-3839-5772

ファクシミリ番号:

03-3839-5773

加入電話番号:

☐ 通知のためのあて名: 代理人又は共通の代表者が選任されておらず、上記枠内に特に通知が送付されるあて名を記載している場合は、レ印を付す。

第III欄の続き その他の出願人又は発明者

この続表を使用しないときは、この用紙を願書に含めないこと。

氏名（名称）及びあて名：（姓・名の順に記載；法人は公式の完全な名称を記載；あて名は郵便番号及び国名も記載）

豊田 晴義 TOYODA Haruyoshi

〒435-8558 日本国静岡県浜松市市野町1126番地の1
浜松ホトニクス株式会社内c/o Hamamatsu Photonics K. K.
1126-1, Ichino-cho, Hamamatsu-shi,
Shizuoka 435-8558 JAPANこの欄に記載した者は、
次に該当する：

- ☐ 出願人のみである。
- ☒ 出願人及び発明者である。
- ☐ 発明者のみである。
（ここにレ印を付したとき
は、以下に記入しないこと）

国籍（国名）： 日本国 JAPAN

住所（国名）： 日本国 JAPAN

この欄に記載した者は、次の
指定国についての出願人である：

- ☐ すべての指定国 ☐ 米国を除くすべての指定国 ☒ 米国のみ ☐ 追記欄に記載した指定国

氏名（名称）及びあて名：（姓・名の順に記載；法人は公式の完全な名称を記載；あて名は郵便番号及び国名も記載）

この欄に記載した者は、
次に該当する：

- ☐ 出願人のみである。
- ☐ 出願人及び発明者である。
- ☐ 発明者のみである。
（ここにレ印を付したとき
は、以下に記入しないこと）

国籍（国名）：

住所（国名）：

この欄に記載した者は、次の
指定国についての出願人である：

- ☐ すべての指定国 ☐ 米国を除くすべての指定国 ☐ 米国のみ ☐ 追記欄に記載した指定国

氏名（名称）及びあて名：（姓・名の順に記載；法人は公式の完全な名称を記載；あて名は郵便番号及び国名も記載）

この欄に記載した者は、
次に該当する：

- ☐ 出願人のみである。
- ☐ 出願人及び発明者である。
- ☐ 発明者のみである。
（ここにレ印を付したとき
は、以下に記入しないこと）

国籍（国名）：

住所（国名）：

この欄に記載した者は、次の
指定国についての出願人である：

- ☐ すべての指定国 ☐ 米国を除くすべての指定国 ☐ 米国のみ ☐ 追記欄に記載した指定国

氏名（名称）及びあて名：（姓・名の順に記載；法人は公式の完全な名称を記載；あて名は郵便番号及び国名も記載）

この欄に記載した者は、
次に該当する：

- ☐ 出願人のみである。
- ☐ 出願人及び発明者である。
- ☐ 発明者のみである。
（ここにレ印を付したとき
は、以下に記入しないこと）

国籍（国名）：

住所（国名）：

この欄に記載した者は、次の
指定国についての出願人である：

- ☐ すべての指定国 ☐ 米国を除くすべての指定国 ☐ 米国のみ ☐ 追記欄に記載した指定国

☐ その他の出願人又は発明者が他の続表に記載されている。

第Ⅴ欄 国の指定

規則 4.9(a)の規定に基づき次の指定を行う（該当する□にレ印を付すこと；少なくとも1つの□にレ印を付すこと）。

アフリカ半島国

☒ **AF** アフリカ半島国：GH ガーナ Ghana, GM ガンビア Gambia, KE ケニア Kenya, LS レソト Lesotho, MW マラウイ Malawi, SD スーダン Sudan, SZ スワジランド Swaziland, UG ウガンダ Uganda, ZW ジンバブエ Zimbabwe, 及びハラレプロトコルと特許協力条約の締約国である他の国

☒ **EU** ユーラシア半島国：AM アルメニア Armenia, AZ アゼルバイジャン Azerbaijan, BY ベラルーシ Belarus, KG キルギス Kyrgyzstan, KZ カザフスタン Kazakhstan, MD モルドヴァ Republic of Moldova, RU ロシア Russian Federation, TJ タジキスタン Tajikistan, TM トルクメニスタン Turkmenistan, 及びユーラシア特許条約と特許協力条約の締約国である他の国

☒ **EP** ヨーロッパ半島国：AT オーストリア Austria, BE ベルギー Belgium, CH and LI スイス及びリヒテンシュタイン Switzerland and Liechtenstein, CY キプロス Cyprus, DE ドイツ Germany, DK デンマーク Denmark, ES スペイン Spain, FI フィンランド Finland, FR フランス France, GB 英国 United Kingdom, GR ギリシャ Greece, IE アイルランド Ireland, IT イタリア Italy, LU ルクセンブルグ Luxembourg, MC モナコ Monaco, NL オランダ Netherlands, PT ポルトガル Portugal, SE スウェーデン Sweden, 及びヨーロッパ特許条約と特許協力条約の締約国である他の国

☒ **OA** OAPI 半島国：BF ブルキナ・ファソ Burkina Faso, BJ ベナン Benin, CF 中央アフリカ Central African Republic, CG コンゴ Congo, CI コートジボアール Côte d'Ivoire, CM カメルーン Cameroon, GA ガボン Gabon, GN ギニア Guinea, GW ギニア・ビサウ Guinea-Bissau, ML マリ Mali, MR モリタニア Mauritania, NI ニジェール Niger, SN セネガル Senegal, TD チャード Chad, TG トーゴ Togo, 及びアフリカ知的所有権機構のメンバー国と特許協力条約の締約国である他の国（他の種類の保護又は取扱いを求める場合には点線の上に記載する）

国（内）半島国（他の種類の保護又は取扱いを求める場合には点線の上に記載する）

☒ **AL** アルバニア Albania
☒ **AM** アルメニア Armenia
☒ **AT** オーストリア Austria
☒ **AU** オーストラリア Australia
☒ **AZ** アゼルバイジャン Azerbaijan
☒ **BA** ボスニア・ヘルツェゴヴィナ Bosnia and Herzegovina

☒ **BB** バルバドス Barbados
☒ **BG** ブルガリア Bulgaria
☒ **BR** ブラジル Brazil
☒ **BY** ベラルーシ Belarus
☒ **CA** カナダ Canada
☒ **CH and LI** スイス及びリヒテンシュタイン Switzerland and Liechtenstein

☒ **CN** 中国 China
☒ **CU** キューバ Cuba
☒ **CZ** チェッコ Czech Republic
☒ **DE** ドイツ Germany
☒ **DK** デンマーク Denmark
☒ **EE** エストニア Estonia
☒ **ES** スペイン Spain
☒ **FI** フィンランド Finland
☒ **GB** 英国 United Kingdom
☒ **GD** グレナダ Grenada
☒ **GE** グルジア Georgia
☒ **GH** ガーナ Ghana
☒ **GM** ガンビア Gambia
☒ **HR** クロアチア Croatia
☒ **HU** ハンガリー Hungary
☒ **ID** インドネシア Indonesia
☒ **IL** イスラエル Israel
☒ **IN** インド India
☒ **IS** アイスランド Iceland
☒ **JP** 日本 Japan
☒ **KE** ケニア Kenya
☒ **KG** キルギス Kyrgyzstan
☐ **KP** 北朝鮮 Democratic People's Republic of Korea
☒ **KR** 韓国 Republic of Korea
☒ **KZ** カザフスタン Kazakhstan
☒ **LC** セント・ルシア Saint Lucia
☒ **LK** スリ・ランカ Sri Lanka

☒ **LR** リベリア Liberia
☒ **LS** レソト Lesotho
☒ **LT** リトアニア Lithuania
☒ **LU** ルクセンブルグ Luxembourg
☒ **LV** ラトヴィア Latvia
☒ **MD** モルドヴァ Republic of Moldova
☒ **MG** マダガスカル Madagascar
☒ **MK** マケドニア旧ユーゴスラヴィア共和国 The former Yugoslav Republic of Macedonia
☒ **MN** モンゴル Mongolia
☒ **MW** マラウイ Malawi
☒ **MX** メキシコ Mexico
☒ **NO** ノルウェー Norway
☒ **NZ** ニュー・ジーランド New Zealand
☒ **PL** ポーランド Poland
☒ **PT** ポルトガル Portugal
☒ **RO** ルーマニア Romania
☒ **RU** ロシア Russian Federation
☒ **SD** スーダン Sudan
☒ **SE** スウェーデン Sweden
☒ **SG** シンガポール Singapore
☒ **SI** スロヴェニア Slovenia
☒ **SK** スロヴァキア Slovakia
☒ **SL** シェラ・レオネ Sierra Leone
☒ **TJ** タジキスタン Tajikistan
☒ **TM** トルクメニスタン Turkmenistan
☒ **TR** トルコ Turkey
☒ **TT** トリニダード・トバゴ Trinidad and Tobago
☒ **UA** ウクライナ Ukraine
☒ **UG** ウガンダ Uganda
☒ **US** 米国 United States of America
☒ **UZ** ウズベキスタン Uzbekistan
☒ **VN** ヴィエトナム Viet Nam
☒ **YU** ユーゴスラヴィア Yugoslavia
☒ **ZW** ジンバブエ Zimbabwe

下の□は、この様式の施行後に特許協力条約の締約国となった国を指定（内特許のために）するためのものである

☒ **AE** アラブ首長国連邦 United Arab Emirates
☒ **ZA** 南アフリカ共和国 South Africa
☒ **CR** コスタリカ Costa Rica
☒ **DM** ドミニカ Dominica

指定の確認の宣言：出願人は、上記の指定に加えて、規則 4.9(b)の規定に基づき、特許協力条約の下で認められる他の全ての国の指定を行う。ただし、この宣言から除く旨の表示を追記欄にした国は、指定から除かれる。出願人は、これらの追加される指定が確認を条件としていること、並びに優先日から15月が経過する前にその確認がなされない指定は、この期間の経過時に、出願人によって取り下げられたものとみなされることを宣言する。（指定の確認は、指定を決定する通知の提出と指定手数料及び確認手数料の納付からなる。この確認は、優先日から15月以内に受理官庁へ提出しなければならない。）

この追記欄を使用しないときは、この用紙を願書に含めないこと。

1. 全ての情報を該当する欄の中に記載できないとき。

この場合は、「第何欄……の続き」（欄番号を表示する）と表示し、記載できない欄の指示と同じ方法で情報を記載する。：特に、

(i) 出願人又は発明者として3人以上いる場合で、「続表」を使用できないとき。

この場合は、「第III欄の続き」と表示し、第III欄で求められている同じ情報を、それぞれの者について記載する。

(ii) 第II欄又は第III欄の枠の中で、「追記欄に記載した指定国」にレ印を付しているとき。

この場合は、「第II欄の続き」、「第III欄の続き」又は「第II欄及び第III欄の続き」と記載し、該当する出願人の氏名（名称）を表示し、それぞれの氏名（名称）の次にその者が出願人となる指定国（広域特許の場合は、ARIPO特許・ユーラシア特許・ヨーロッパ特許・OAPI特許）を記載する。

(iii) 第II欄又は第III欄の枠の中で、発明者又は発明者及び出願人である者が、すべての指定国のための又は米国のための発明者ではないとき。

この場合は、「第II欄の続き」、「第III欄の続き」又は「第II欄及び第III欄の続き」と記載し、該当する発明者の氏名を表示し、その者が発明者である指定国（広域特許の場合は、ARIPO特許・ユーラシア特許・ヨーロッパ特許・OAPI特許）を記載する。

(iv) 第IV欄に示す代理人以外に代理人がいるとき。

この場合は、「第IV欄の続き」と表示し、第IV欄で求められている同じ情報を、それぞれの代理人について記載する。

(v) 第V欄において指定国又はOAPI特許が、「追加特許」又は「追加証」を伴うとき、又は、米国が「継続」又は「一部継続」を伴うとき。

この場合は、「第V欄の続き」及び該当するそれぞれの指定国又はOAPI特許を表示し、それぞれの指定国又はOAPI特許の後に、原特許又は原出願の番号及び特許付与日又は原出願日を記載する。

(vi) 第VI欄において優先権を主張する先の出願が4件以上あるとき。

この場合は、「第VI欄の続き」と表示し、第VI欄で求められている同じ情報を、それぞれの先の出願について記載する。

(vii) 第VI欄において先の出願がARIPOの特許出願であるとき。

この場合は、「第VI欄の続き」と表示し、その先の出願に対応する項目の番号を特定して、更に、その先の出願を行った工業所有権の保護のためのパリ条約同盟国の少なくとも1ヶ国を表示する。

2. 出願人が、第V欄における継続の指定の宣言に関し、その宣言からいずれかの国を除くことを希望するとき。

この場合は、「継続の指定の宣言から、以下の指定国を除く」と記載し、除かれる国名又は2文字の国コードを表示する。

3. 出願人が、指定官庁について不利にならない開示又は新規性の喪失についての例外に関する国内法の適用を請求するとき。

この場合は、「不利にならない開示又は新規性喪失の例外に関する陳述」と表示し、以下にその内容を記述する。

[第IV欄の続き]

9498 弁理士 北 澤 一 浩 KITAZAWA Kazuhiro

あて名はIV欄の記載と同じ The same address as Box IV

9982 弁理士 市 川 朗 子 ICHIKAWA Akiko

あて名はIV欄の記載と同じ The same address as Box IV

第VI欄 優先権主張

☐ 他の優先権の主張（先の出願）が追記欄に記載されている

先の出願日 (日. 月. 年)	先の出願番号	先の出願		
		国内出願 : 国名	広域出願 : *広域官庁名	国際出願 : 受理官庁名
(1) 16. 03. 99	平成11年特許願 第70121号	日本国 Japan		
(2)				
(3)				

☐ 上記()の番号の先の出願（ただし、本国際出願が提出される受理官庁に対して提出されたものに限る）のうち、次の()の番号のものについては、出願書類の認証謄本を作成し国際事務局へ送付することを、受理官庁（日本国特許庁の長官）に対して請求している。

*先の出願が、ARIPOの特許出願である場合には、その先の出願を行った工業所有権の保護のためのパリ条約同盟国の少なくとも1ヶ国を追記欄に表示しなければならない（規則4.10(b)(ii)）。追記欄を参照。

第VII欄 国際調査機関

国際調査機関（ISA）の選択

先の調査結果の利用請求；当該調査の料金（先の調査が、国際調査機関によって既に実施又は請求されている場合）

出願日（日. 月. 年）

出願番号

国名（又は広域官庁）

ISA / JP

第VIII欄 照合欄：出願の言語

この国際出願の用紙の枚数は次のとおりである。

願書 5 枚
 明細書（配列表を除く）..... 57 枚
 請求の範囲 2 枚
 要約書 1 枚
 図面 20 枚
 明細書の配列表 枚

合計 85 枚

この国際出願には、以下にチェックした書類が添付されている。

- | | |
|-------------------------------------------------------------|---------------------------------------------------------|
| 1. <input checked="" type="checkbox"/> 手数料計算用紙 | 5. <input type="checkbox"/> 優先権書類（上記第VI欄の()の番号を記載する） |
| <input checked="" type="checkbox"/> 納付する手数料に相当する特許印紙を貼付した書面 | |
| <input checked="" type="checkbox"/> 国際事務局の口座への振込みを証明する書面 | 6. <input type="checkbox"/> 国際出願の翻訳文（翻訳に使用した言語名を記載する） |
| 2. <input type="checkbox"/> 別個の記名押印された委任状 | 7. <input type="checkbox"/> 寄託した微生物又は他の生物材料に関する書面 |
| 3. <input type="checkbox"/> 包括委任状の写し | 8. <input type="checkbox"/> スクレオチド又はアミノ酸配列表（フレキシブルディスク） |
| 4. <input type="checkbox"/> 記名押印（署名）の説明書 | 9. <input type="checkbox"/> その他（書類名を詳細に記載する） |

要約書とともに提示する図面：

第1図

本国際出願の使用言語名：

日本語

第IX欄 提出者の記名押印

各人の氏名（名称）を記載し、その次に押印する。

小 泉

伸



受理官庁記入欄	
1. 国際出願として提出された書類の実際の受理の日	2. 図面 <input type="checkbox"/> 受理された <input type="checkbox"/> 不足図面がある
3. 国際出願として提出された書類を補充する書類又は図面であって その後期間内に提出されたものの実際の受理の日（訂正日）	
4. 特許協力条約第11条(2)に基づく必要な補充の期間内の受理の日	
5. 出願人により特定された 国際調査機関 ISA / JP	
6. <input type="checkbox"/> 調査手数料未払いにつき、国際調査機関に 調査用写しを送付していない	

国際事務局記入欄

記録原本の受理の日

様式PCT/RO/101（最終用紙）（1998年7月：再版1999年1月）

P C T

手数料計算用紙

願書附属書

受理官庁記入欄

国際出願番号

受理官庁の日付印

出願人又は代理人の書類記号

P-H02-587/A1

出願人

浜松ホトニクス株式会社

所定の手数料の計算

1. 及び2. 特許協力条約に基づく国際出願等に関する法律（国内法）
第18条第1項第1号の規定による手数料（注1）
（送付手数料【T】及び調査手数料【S】の合計）

95,000 円 T+S

3. 国際手数料（注2）

基本手数料

国際出願に含まれる用紙の枚数 85 枚

最初の30枚まで

46,000 円 b1

55 × 1,100 =

60,500 円 b2

30枚を超える用紙の枚数 用紙1枚の手数料

b1及びb2に記入した金額を加算し、合計額をBに記入

106,500 円 B

指定手数料

国際出願に含まれる指定数（注3） 80

8 × 9,900 =

79,200 円 D

支払うべき指定手数料
の数（上限は10）
（注4）

1指定当たりの手数料
（円）

B及びDに記入した金額を加算し、合計額をIに記入

185,700 円 I

4. 納付すべき手数料の合計

T+S及びIに記入した金額を加算し、合計額を合計に記入

280,700 円

合 計

（注1）送付手数料及び調査手数料については、合計金額を特許印紙をもって納付しなければならない。

（注2）国際手数料については、受理官庁である日本国特許庁の長官が告示する国際事務局の口座への振込みを証明する書面を提出することにより納付しなければならない。

（注3）願書第V欄でレ印を付した□の数。

（注4）指定数を記入する。ただし、10指定以上は一律10とする。

P C T

REC'D 17 NOV 2000

WIPO

PCT


国際予備審査報告

(法第12条、法施行規則第56条)

[PCT36条及びPCT規則70]

出願人又は代理人 の書類記号 P-H02-587/AI	今後の手続きについては、国際予備審査報告の送付通知(様式PCT/ IPEA/416)を参照すること。	
国際出願番号 PCT/JPO0/01471	国際出願日 (日.月.年) 10.03.00	優先日 (日.月.年) 16.03.99
国際特許分類(IPC) Int. Cl ⁷ G06T 1/20		
出願人(氏名又は名称) 浜松ホトニクス株式会社		

1. 国際予備審査機関が作成したこの国際予備審査報告を法施行規則第57条(PCT36条)の規定に従い送付する。
2. この国際予備審査報告は、この表紙を含めて全部で 3 ページからなる。
- ☒ この国際予備審査報告には、附属書類、つまり補正されて、この報告の基礎とされた及び/又はこの国際予備審査機関に対してした訂正を含む明細書、請求の範囲及び/又は図面も添付されている。
(PCT規則70.16及びPCT実施細則第607号参照)
この附属書類は、全部で 11 ページである。
3. この国際予備審査報告は、次の内容を含む。
- I ☒ 国際予備審査報告の基礎
 - II ☐ 優先権
 - III ☐ 新規性、進歩性又は産業上の利用可能性についての国際予備審査報告の不作成
 - IV ☐ 発明の単一性の欠如
 - V ☒ PCT35条(2)に規定する新規性、進歩性又は産業上の利用可能性についての見解、それを裏付けるための文献及び説明
 - VI ☐ ある種の引用文献
 - VII ☐ 国際出願の不備
 - VIII ☐ 国際出願に対する意見

国際予備審査の請求書を受理した日 10.03.00	国際予備審査報告を作成した日 02.11.00	
名称及びあて先 日本国特許庁(IPEA/JP) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官(権限のある職員) 新井則和 	5H 8937
電話番号 03-3581-1101 内線 3531		

I. 国際予備審査報告の基礎

1. この国際予備審査報告は下記の出願書類に基づいて作成された。(法第6条(PCT14条)の規定に基づく命令に
 応答するために提出された差し替え用紙は、この報告書において「出願時」とし、本報告書には添付しない。
 PCT規則70.16, 70.17)

☐ 出願時の国際出願書類

☒ 明細書 第 1-2, 6-57 ページ、 出願時に提出されたもの
 明細書 第 _____ ページ、 国際予備審査の請求書と共に提出されたもの
 明細書 第 3-54 ページ、 26.10.00 付の書簡と共に提出されたもの

☒ 請求の範囲 第 5, 6 項、 出願時に提出されたもの
 請求の範囲 第 _____ 項、 PCT19条の規定に基づき補正されたもの
 請求の範囲 第 _____ 項、 国際予備審査の請求書と共に提出されたもの
 請求の範囲 第 1-4, 7 項、 26.10.00 付の書簡と共に提出されたもの

☒ 図面 第 1-18 ~~ページ~~図、 出願時に提出されたもの
 図面 第 _____ ページ/図、 国際予備審査の請求書と共に提出されたもの
 図面 第 _____ ページ/図、 _____ 付の書簡と共に提出されたもの

☐ 明細書の配列表の部分 第 _____ ページ、 出願時に提出されたもの
 明細書の配列表の部分 第 _____ ページ、 国際予備審査の請求書と共に提出されたもの
 明細書の配列表の部分 第 _____ ページ、 _____ 付の書簡と共に提出されたもの

2. 上記の出願書類の言語は、下記に示す場合を除くほか、この国際出願の言語である。

上記の書類は、下記の言語である _____ 語である。

- ☐ 国際調査のために提出されたPCT規則23.1(b)にいう翻訳文の言語
☐ PCT規則48.3(b)にいう国際公開の言語
☐ 国際予備審査のために提出されたPCT規則55.2または55.3にいう翻訳文の言語

3. この国際出願は、ヌクレオチド又はアミノ酸配列を含んでおり、次の配列表に基づき国際予備審査報告を行った。

- ☐ この国際出願に含まれる書面による配列表
☐ この国際出願と共に提出されたフレキシブルディスクによる配列表
☐ 出願後に、この国際予備審査(または調査)機関に提出された書面による配列表
☐ 出願後に、この国際予備審査(または調査)機関に提出されたフレキシブルディスクによる配列表
☐ 出願後に提出した書面による配列表が出願時における国際出願の開示の範囲を超える事項を含まない旨の陳述書の提出があった
☐ 書面による配列表に記載した配列とフレキシブルディスクによる配列表に記載した配列が同一である旨の陳述書の提出があった。

4. 補正により、下記の書類が削除された。

☐ 明細書 第 _____ ページ
☐ 請求の範囲 第 _____ 項
☐ 図面 図面の第 _____ ページ/図

5. ☐ この国際予備審査報告は、補充欄に示したように、補正が出願時における開示の範囲を越えてされたものと認められるので、その補正がされなかったものとして作成した。(PCT規則70.2(c) この補正を含む差し替え用紙は上記1.における判断の際に考慮しなければならず、本報告に添付する。)

V. 新規性、進歩性又は産業上の利用可能性についての法第12条（PCT35条(2)）に定める見解、それを裏付ける文献及び説明

1. 見解

新規性 (N)

請求の範囲 1-7

有

請求の範囲

無

進歩性 (IS)

請求の範囲 1-7

有

請求の範囲

無

産業上の利用可能性 (IA)

請求の範囲 1-7

有

請求の範囲

無

2. 文献及び説明 (PCT規則70.7)

文献1: JP, 10-145680, A (浜松ホトニクス株式会社), 29. 5月. 1998

文献2: JP, 62-295174, A (工業技術院長), 22. 12月. 1987

請求の範囲1-7に記載された発明は、見解書で引用された文献に対して進歩性を有する。

文献1, 2には「制御回路が、各列方向データ転送用データラインを介して対応する演算素子へ転送するデータと各行方向データ転送用データラインを介して対応する演算素子へ転送するデータとの組み合わせを制御することで、各演算素子に対し、対応する列方向データ転送用データライン及び対応する行方向データ転送用データラインより受け取るデータの組み合わせに基づいた処理を行わせる」という構成、または、「制御回路が、各演算素子からのデータを、対応する列方向データ転送用データラインと対応する行方向データ転送用データラインとを介して受け取り、所定のデータが転送された列方向データ転送用データラインと所定のデータが転送された行方向データ転送用データラインとの組み合わせに基づいて、所定のデータを出力した演算素子の位置を求める」という構成が記載されていない。

サ装置を提供することを課題としている。

上記課題を解決するために本発明の高速視覚センサ装置は、複数の受光素子が複数の行及び列に2次元状に配列されて構成された受光素子アレイと、複数のA/D変換器が該受光素子アレイの該複数の行に1対1
5 に対応して1次元状に配列されて構成され、各A/D変換器が、該対応する1行中の受光素子から順次読み出された出力信号をアナログ・デジタル変換するA/D変換器アレイと、複数の演算素子が、該受光素子アレイの該複数の受光素子と1対1に対応して複数の行及び列に2次元状に配列され、各演算素子が該A/D変換器アレイから転送されたデジタル信号について所定の演算を行う並列演算素子アレイからなる並列処理機構と、複数の列方向データ転送用データラインが前記並列処理機構の各列と1対1に対応して設けられ、各列方向データ転送用データラインが、対応する列に存在する複数の演算素子を接続し該対応する列の各演算素子とのデータ転送を行う列方向データ転送用バスと、複数の行方向データ転送用データラインが前記並列処理機構の各行と1対1に対応して設けられ、各行方向データ転送用データラインが、対応する行に存在する複数の演算素子を接続し該対応する行の各演算素子とのデータ転送を行う行方向データ転送用バスと、前記受光素子アレイ、前記A/D変換器アレイ、前記並列処理機構、前記列方向データ転送用バス、及び、
15 前記行方向データ転送用バスを制御し、前記列方向データ転送用バスと前記行方向データ転送用バスとを介した各演算素子とのデータ転送を行う制御回路とを備え、前記制御回路が、前記各列方向データ転送用データラインを介して対応する演算素子へ転送するデータと前記各行方向データ転送用データラインを介して対応する演算素子へ転送するデータとの組み合わせを制御することで、前記各演算素子に対し、対応する列方向データ転送用データライン及び対応する行方向データ転送用データラ
20
25

インより受け取るデータの組み合わせに基づいた処理を行わせることを特徴とする。

本発明によれば、受光素子と1対1に対応させて演算素子が設けられているので、画像処理演算を並列処理により高速で行うことができる。

- 5 また、A/D変換器を各行毎に設けることで伝送路の本数が少なくて済むという利点がある。

さらに、各演算素子に対して行方向および列方向に専用のデータバス

を配置しているので、様々な画像処理演算を行うことができ、したがって、半導体による集積化に適したアーキテクチャを堅持したまま、柔軟な処理能力を達成できる。

例えば、制御回路は、各列方向データ転送用データラインに対し、対応する列の位置情報を示すデータを対応する列の演算素子にデータ転送させ、各行方向データ転送用データラインに対し、対応する行の位置情報を示すデータを対応する行の演算素子にデータ転送させ、各演算素子に対し、該データ転送された対応する行の位置情報を示すデータ及び対応する列の位置情報を示すデータに基づき、デジタル信号に対する所定の重心演算を行わせる重心演算制御部を有することが好ましい。この場合、専用のデータバスを行方向および列方向に配置しているので、画像処理の基本演算である重心演算で必要となる位置情報を少ないデータ転送システムで効率的に転送することができる。

また、該専用のデータバスにより、各演算素子に対して個別にアクセスすることも可能となっている。

このため、例えば、制御回路は、所定の演算素子と接続された列方向データ転送用データラインと行方向データ転送用データラインとに対し所定の組み合わせの演算制御データをデータ転送させることで、該所定の演算素子に対しデジタル信号に対する所定の演算を行わせる所定素子演算制御部を有することが好ましい。この場合、個々の演算素子に異なった演算処理を実行させることができる。

さらに、制御回路は、所定の演算素子と接続された列方向データ転送用データラインと行方向データ転送用データラインとに対し所定の組み合わせの演算制御データをデータ転送させることで、該所定の演算素子にその演算結果データを制御回路へ転送させるデータ転送制御部を有することが好ましい。この場合、例えば、特定の演算素子の演算結果を制

4/1

御回路に転送させることができる。

ここで、列方向データ転送用バス及び行方向データ転送用バスのそれぞれに対応するデータバッファをさらに備えていることが好ましい。データバッファを設けることで、制御回路とデータ転送用バスとのデータ転送速度が低くても高速でのデータ転送が可能となる。並列処理機構、

5 データ転送用バス、データバッファとを集積化すれば、演算素子からバッファまでのデータ転送の高速化を比較的容易に行える。

また、並列処理機構が、さらに、複数の転送用シフトレジスタが複数のA/D変換器と複数の演算素子行の各々と1対1に対応して配列され、各転送用シフトレジスタが、対応するA/D変換器から出力された対応

10 する受光素子行に所属する受光素子の出力信号に相当するデジタル信号を、対応する行に所属する所定の演算素子に順次転送する転送用シフトレジスタアレイを有することが好ましい。このように演算素子への転送を専用のシフトレジスタにより行うことで転送中でも演算処理を行うことが可能である。したがって、転送処理、演算処理とも待ち時間を少なくして効率良く行うことができ、全体の処理時間を短縮できる。この結果、パイプライン的な動作が可能となり、高速での画像処理、特に実時間的な処理が可能となる。

15

また、本発明の高速視覚センサ装置は、複数の受光素子が複数の行及び列に2次元状に配列されて構成された受光素子アレイと、複数のA/D変換器が該受光素子アレイの該複数の行に1対1に対応して1次元状に配列されて構成され、各A/D変換器が、該対応する1行中の受光素子から順次読み出された出力信号をアナログ・デジタル変換するA/D変換器アレイと、複数の演算素子が、該受光素子アレイの該複数の受光素子と1対1に対応して複数の行及び列に2次元状に配列され、各演算素子が該A/D変換器アレイから転送されたデジタル信号について所定の演算を行う並列演算素子アレイからなる並列処理機構と、複数の列方

20

25

- 向データ転送用データラインが前記並列処理機構の各列と1対1に対応して設けられ、各列方向データ転送用データラインが、対応する列に存在する複数の演算素子を接続し該対応する列の各演算素子とのデータ転送を行う列方向データ転送用バスと、複数の行方向データ転送用データ
- 5 ラインが前記並列処理機構の各行と1対1に対応して設けられ、各行方向データ転送用データラインが、対応する行に存在する複数の演算素子を接続し該対応する行の各演算素子とのデータ転送を行う行方向データ転送用バスと、前記受光素子アレイ、前記A/D変換器アレイ、前記並列処理機構、前記列方向データ転送用バス、及び、前記行方向データ転送用バスを制御し、前記列方向データ転送用バスと前記行方向データ転送用バスとを介した各演算素子とのデータ転送を行う制御回路とを備え、前記制御回路が、各演算素子からのデータを、対応する列方向データ転送用データラインと対応する行方向データ転送用データラインとを介して受け取り、所定のデータが転送された列方向データ転送用データラインと該所定のデータが転送された行方向データ転送用データラインとの組み合わせに基づいて、該所定のデータを出力した演算素子の位置を求めることを特徴とする。
- 10
- 15

図面の簡単な説明

- 20 第1図は、本発明の実施形態に係る高速視覚センサ装置のブロック図である。
- 第2図は、実施形態に係る高速視覚センサ装置の概略構成図である。
- 第3図は、実施形態に係る高速視覚センサ装置の備える制御回路の構成ブロック図である。
- 25 第4図は、実施形態に係る高速視覚センサ装置の備える受光素子アレイ、及び、A/D変換器アレイの回路構成図である。

請求の範囲

1. (補正後)複数の受光素子が複数の行及び列に2次元状に配列されて構成された受光素子アレイと、

- 5 複数のA/D変換器が該受光素子アレイの該複数の行に1対1に対応して1次元状に配列されて構成され、各A/D変換器が、該対応する1行中の受光素子から順次読み出された出力信号をアナログ・デジタル変換するA/D変換器アレイと、

- 10 複数の演算素子が、該受光素子アレイの該複数の受光素子と1対1に対応して複数の行及び列に2次元状に配列され、各演算素子が該A/D変換器アレイから転送されたデジタル信号について所定の演算を行う並列演算素子アレイからなる並列処理機構と、

- 15 複数の列方向データ転送用データラインが前記並列処理機構の各列と1対1に対応して設けられ、各列方向データ転送用データラインが、対応する列に存在する複数の演算素子を接続し該対応する列の各演算素子とのデータ転送を行う列方向データ転送用バスと、

- 20 複数の行方向データ転送用データラインが前記並列処理機構の各行と1対1に対応して設けられ、各行方向データ転送用データラインが、対応する行に存在する複数の演算素子を接続し該対応する行の各演算素子とのデータ転送を行う行方向データ転送用バスと、

- 前記受光素子アレイ、前記A/D変換器アレイ、前記並列処理機構、前記列方向データ転送用バス、及び、前記行方向データ転送用バスを制御し、前記列方向データ転送用バスと前記行方向データ転送用バスとを介した各演算素子とのデータ転送を行う制御回路と、

- 25 を備え、

前記制御回路が、前記各列方向データ転送用データラインを介して対

5 応する演算素子へ転送するデータと前記各行方向データ転送用データラインを介して対応する演算素子へ転送するデータとの組み合わせを制御することで、前記各演算素子に対し、対応する列方向データ転送用データライン及び対応する行方向データ転送用データラインより受け取るデータの組み合わせに基づいた処理を行わせることを特徴とする高速視覚センサ装置。

2. (補正後) 前記制御回路が、前記各列方向データ転送用データラインに対し、対応する列の位置情報を示すデータを対応する列の演算素子にデータ転送させ、前記

各行方向データ転送用データラインに対し、対応する行の位置情報を示すデータを対応する行の演算素子にデータ転送させ、各演算素子に対し、該データ転送された対応する行の位置情報を示すデータ及び対応する列の位置情報を示すデータに基づき、前記デジタル信号に対する所定の重心演算を行わせる重心演算制御部を有することを特徴とする請求項1記載の高速視覚センサ装置。

3. (補正後) 前記制御回路が、所定の演算素子と接続された列方向データ転送用データラインと行方向データ転送用データラインとに対し所定の組み合わせの演算制御データをデータ転送させることで、該所定の演算素子に対しデジタル信号に対する所定の演算を行わせる所定素子演算制御部を有することを特徴とする請求項1記載の高速視覚センサ装置。

4. (補正後) 前記制御回路が、所定の演算素子と接続された列方向データ転送用データラインと行方向データ転送用データラインとに対し所定の組み合わせの演算制御データをデータ転送させることで、該所定の演算素子にその演算結果データを該制御回路へ転送させるデータ転送制御部を有することを特徴とする請求項1記載の高速視覚センサ装置。

5. 前記列方向データ転送用バス及び前記行方向データ転送用バスのそれぞれに対応するデータバッファをさらに備えていることを特徴とする請求項1記載の高速視覚センサ装置。

6. 前記並列処理機構が、さらに、複数の転送用シフトレジスタが該複数のA/D変換器と該複数の演算素子行の各々と1対1に対応して配列され、各転送用シフトレジスタが、該対応するA/D変換器から出力された対応する受光素子行に所属する該受光素子の出力信号に相当するデジタル信号を、該対応する行に所属する所定の演算素子に順次転送する転送用シフトレジスタアレイを有することを特徴とする請求項1記載の高速視覚センサ装置。

7. (追加) 複数の受光素子が複数の行及び列に 2 次元状に配列されて構成された受光素子アレイと、

5 複数の A/D 変換器が該受光素子アレイの該複数の行に 1 対 1 に対応して 1 次元状に配列されて構成され、各 A/D 変換器が、該対応する 1 行中の受光素子から順次読み出された出力信号をアナログ・デジタル変換する A/D 変換器アレイと、

10 複数の演算素子が、該受光素子アレイの該複数の受光素子と 1 対 1 に対応して複数の行及び列に 2 次元状に配列され、各演算素子が該 A/D 変換器アレイから転送されたデジタル信号について所定の演算を行う並列演算素子アレイからなる並列処理機構と、

複数の列方向データ転送用データラインが前記並列処理機構の各列と 1 対 1 に対応して設けられ、各列方向データ転送用データラインが、対応する列に存在する複数の演算素子を接続し該対応する列の各演算素子とのデータ転送を行う列方向データ転送用バスと、

15 複数の行方向データ転送用データラインが前記並列処理機構の各行と 1 対 1 に対応して設けられ、各行方向データ転送用データラインが、対応する行に存在する複数の演算素子を接続し該対応する行の各演算素子とのデータ転送を行う行方向データ転送用バスと、

20 前記受光素子アレイ、前記 A/D 変換器アレイ、前記並列処理機構、前記列方向データ転送用バス、及び、前記行方向データ転送用バスを制御し、前記列方向データ転送用バスと前記行方向データ転送用バスとを介した各演算素子とのデータ転送を行う制御回路と、
を備え、

25 前記制御回路が、各演算素子からのデータを、対応する列方向データ転送用データラインと対応する行方向データ転送用データラインとを介して受け取り、所定のデータが転送された列方向データ転送用データラ

インと該所定のデータが転送された行方向データ転送用データラインとの組み合わせに基づいて、該所定のデータを出力した演算素子の位置を求めることを特徴とする高速視覚センサ装置。

(51) 国際特許分類7
G06T 1/20

A1

(11) 国際公開番号

WO00/55810

(43) 国際公開日

2000年9月21日(21.09.00)

(21) 国際出願番号

PCT/JP00/01471

(22) 国際出願日

2000年3月10日(10.03.00)

(30) 優先権データ

特願平11/70121

1999年3月16日(16.03.99)

JP

(71) 出願人 (米国を除くすべての指定国について)

浜松ホトニクス株式会社

(HAMAMATSU PHOTONICS K.K.)(JP/JP)

〒435-8558 静岡県浜松市市野町1126番地の1 Shizuoka, (JP)

(72) 発明者 ; および

(75) 発明者 / 出願人 (米国についてのみ)

石川正俊(ISHIKAWA, Masatoshi)(JP/JP)

〒277-0813 千葉県柏市大室1571番地32 Chiba, (JP)

豊田晴義(TOYODA, Haruyoshi)(JP/JP)

〒435-8558 静岡県浜松市市野町1126番地の1

浜松ホトニクス株式会社内 Shizuoka, (JP)

(74) 代理人

弁理士 小泉 伸, 外(KOIZUMI, Shin et al.)

〒113-0034 東京都文京区湯島3丁目37番4号

湯島東急ビル6階 Tokyo, (JP)

(81) 指定国 AE, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, CA, CH, CN, CR, CU, CZ, DE, DK, DM, EE, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MD, MG, MK, MN, MW, MX, NO, NZ, PL, PT, RO, RU, SD, SE, SG, SI, SK, SL, TJ, TM, TR, TT, UA, UG, US, UZ, VN, YU, ZA, ZW, 欧州特許 (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE), OAPI特許 (BF, BJ, CF, CG, CI, CM, GA, GN, GW, ML, MR, NE, SN, TD, TG), ARIPO特許 (GH, GM, KE, LS, MW, SD, SL, SZ, TZ, UG, ZW), ユーラシア特許 (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM)

添付公開書類

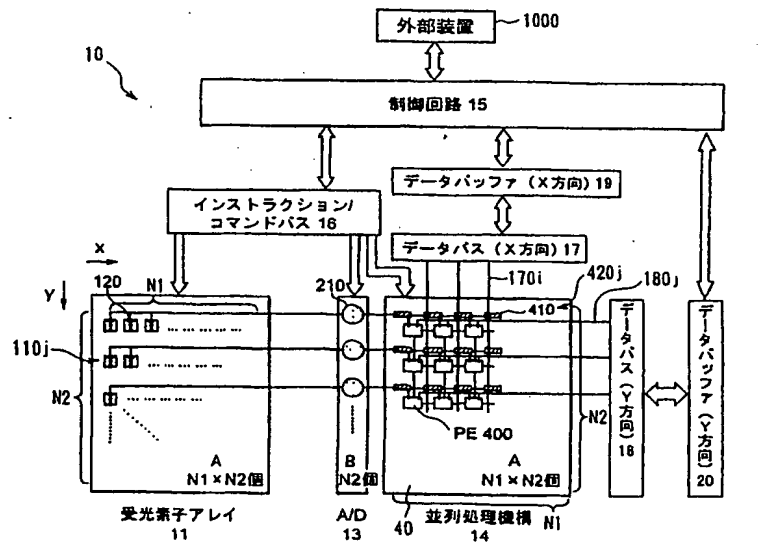
国際調査報告書

(54) Title: HIGH-SPEED VISION SENSOR

(54) 発明の名称 高速視覚センサ装置

(57) Abstract

A high-speed vision sensor comprises an analog-to-digital converter array (13), in which each analog-to-digital converter (210) corresponds to each line of photodetector elements (120) in a photodetector array (11); and a parallel processing system (14) that includes processor elements (400) and shift registers (410), both of which form a one-to-one correspondence with the photodetector elements (120). The processor elements (400) use data buses (17, 18) and data buffers (19, 20) for data transfer. The processor elements (400) perform high-speed image processing for adjacent pixels by parallel operations, and also perform high-speed processing by way of the data buses (17, 18) if external data transfers are necessary.



A...N1*N2

B...N2

11...PHOTODETECTOR ARRAY

14...PARALLEL PROCESSING SYSTEM

15...CONTROL CIRCUIT

16...INSTRUCTION COMMAND BUS

17...DATA BUS (X DIRECTION)

18...DATA BUS (Y DIRECTION)

19...DATA BUFFER (X DIRECTION)

20...DATA BUFFER (Y DIRECTION)

1000...EXTERNAL DEVICE

受光素子アレイ 1 1 の各行の全受光素子 1 2 0 に対して 1 個の A/D 変換器 2 1 0 を対応させた A/D 変換器アレイ 1 3 と、受光素子 1 2 0 と 1 対 1 に対応する演算素子 4 0 0 と転送用シフトレジスタ 4 1 0 とからなる並列処理機構 1 4 とを備え、さらに、演算素子 4 0 0 にデータ転送を行うデータバス 1 7、1 8 とデータバッファ 1 9、2 0 を備えている。演算素子 4 0 0 は並列処理により近傍画素間の画像処理演算を高速で行うことができ、データバス 1 7、1 8 を利用することで外部からデータ転送の必要な演算処理も高速で行うことができる。

PCTに基づいて公開される国際出願のパンフレット第一頁に掲載されたPCT加盟国を同定するために使用されるコード(参考情報)

AE	アラブ首長国連邦	DM	ドミニカ	KZ	カザフスタン	RU	ロシア
AG	アンティグア・バーブーダ	DZ	アルジェリア	LC	セントルシア	SD	スーダン
AL	アルバニア	EE	エストニア	LI	リヒテンシュタイン	SE	スウェーデン
AM	アルメニア	ES	スペイン	LK	スリ・ランカ	SG	シンガポール
AT	オーストリア	FI	フィンランド	LR	リベリア	SI	スロヴェニア
AU	オーストラリア	FR	フランス	LS	レソト	SK	スロヴァキア
AZ	アゼルバイジャン	GA	ガボン	LT	リトアニア	SL	シエラ・レオネ
BA	ボスニア・ヘルツェゴビナ	GB	英国	LU	ルクセンブルグ	SN	セネガル
BB	バルバドス	GD	グレナダ	LV	ラトヴィア	SZ	スワジランド
BE	ベルギー	GE	グルジア	MA	モロッコ	TD	チャード
BG	ブルガリア	GH	ガーナ	MC	モナコ	TG	トーゴ
BH	バーレーン	GM	ガンビア	MD	モルドヴァ	TJ	タジキスタン
BR	ブラジル	GN	ギニア	MG	マダガスカル	TM	トルクメニスタン
BY	ベラルーシ	GR	ギリシャ	MK	マケドニア旧ユーゴスラヴィア	TR	トルコ
CA	カナダ	GW	ギニア・ビサウ			TT	トリニダード・トバゴ
CF	中央アフリカ	HR	クロアチア	ML	マリ	TZ	タンザニア
CG	コンゴ	HU	ハンガリー	MN	モンゴル	UA	ウクライナ
CH	スイス	ID	インドネシア	MR	モーリタニア	UG	ウガンダ
CI	コートジボワール	IE	アイルランド	MW	マラウイ	US	米国
CN	中国	IL	イスラエル	MX	メキシコ	UZ	ウズベキスタン
CM	カメルーン	IN	インド	MZ	モザンビーク	VN	ヴェトナム
CR	コスタ・リカ	IS	アイスランド	NE	ニジェール	YU	ユーゴスラヴィア
CU	キューバ	IT	イタリア	NL	オランダ	ZA	南アフリカ共和国
CY	キプロス	JP	日本	NO	ノルウェー	ZW	ジンバブエ
CZ	チェッコ	KE	ケニア	NZ	ニュージーランド		
DE	ドイツ	KG	キルギスタン	PL	ポーランド		
DK	デンマーク	KP	北朝鮮	PT	ポルトガル		
		KR	韓国	RO	ルーマニア		

明細書

高速視覚センサ装置

5 技術分野

本発明は、画像処理機能を備えた高速視覚センサ装置に関する。

背景技術

10 FAシステム等でロボットを高速で動作させるためには、高速の画像処理が必要とされる。例えば、視覚センサとアクチュエータの間でフィードバックループを形成するロボットの場合、アクチュエータはミリ秒単位で制御可能であるため、本来はこれに対応した画像処理速度が必要になる。ところが、現状のビジョンシステムでは画像処理速度がビデオフレームレートに限られているため、この画像処理速度に合わせた低速
15 動作しかできず、ロボットの性能を十分に活かしきれていなかった。

一方、高速CCDカメラの中には1ミリ秒程度で画像を撮像できるものもあるが、これらは撮像した画像をいったんメモリに貯えて、後から読み出して処理を行う機構になっているため、画像解析などの用途には使えるが、実時間性はほとんどなく、ロボット制御などの用途には適用
20 でできなかった。

このような問題を解決するため、画像の取込部と処理部を一体として取り扱うビジョンチップの研究が進んでおり、マサチューセッツ工科大学、カリフォルニア工科大学、三菱電機などの研究が知られている ("An Object Position and Orientation IC with Embedded Imager", David L. Standley ("Solid State Circuits", Vol. 26, No. 12, Dec. 1991, pp. 1853-
25 1859, IEEE), "Computing Motion Using Analog and Binary Resistive

Networks", James Hutchinson, et al. ("Computer", Vol. 21, March 1988, pp.52 - 64, IEEE)、及び、"Artificial retinas -fast, versatile image processors", Kazuo Kyuma et al., ("Nature", Vol. 372, 10 November 1994)。しかし、これらは主として集積化の容易なアナログの固定回路を用いており、出力信号の後処理が必要であったり、画像処理の内容が
5 特定用途に限定されていて汎用性がないなどの問題点があった。

これらに対して汎用的な画像処理を行うことができるビジョンチップとしては、特開平 10 - 145680 号公報に開示された技術が知られている。この技術は、受光素子と 1 対 1 に対応させて演算素子を設け、
10 A/D 変換器を受光素子の行毎に設けているため、並列処理により演算時間を短縮するとともに、受光素子と演算素子間の伝送線を少なくすることができ、両者の集積度を最適にすることができるといった利点がある。

しかしながら、多くの画像処理において必要とされる情報である画像
15 の重心 (1 次モーメント) を演算する場合には、その画素の位置情報 (x 方向の位置、y 方向の位置) と画素データとの演算を行うので、予めそれぞれの画素の位置情報をそれぞれの演算素子のメモリーに保管しておく必要がある。上記特開平 10 - 145680 号公報の技術では、まず位置情報を制御回路から順に各演算素子に転送しておき、その位置デー
20 タと、受光素子からの画像データを演算して出力しなければならず、位置情報の転送に時間を要してしまう。こうした基本的な画像演算処理の高速化が望まれていた。

発明の開示

25 そこで、本発明は、こうした問題点に鑑みて、簡単な回路構成で、基本的な画像演算を高速に処理することが可能な多画素数の高速視覚セン

サ装置を提供することを課題としている。

上記課題を解決するために本発明の高速視覚センサ装置は、複数の受光素子が複数の行及び列に2次元状に配列されて構成された受光素子アレイと、複数のA/D変換器が該受光素子アレイの該複数の行に1対1
5 に対応して1次元状に配列されて構成され、各A/D変換器が、該対応する1行中の受光素子から順次読み出された出力信号をアナログ・デジタル変換するA/D変換器アレイと、複数の演算素子が、該受光素子アレイの該複数の受光素子と1対1に対応して複数の行及び列に2次元状に配列され、各演算素子が該A/D変換器アレイから転送されたデジタル
10 デジタル信号について所定の演算を行う並列演算素子アレイからなる並列処理機構と、複数の列方向データ転送用データラインが前記並列処理機構の各列と1対1に対応して設けられ、各列方向データ転送用データラインが、対応する列に存在する複数の演算素子を接続し該対応する列の各演算素子とのデータ転送を行う列方向データ転送用バスと、複数の行方向データ転送用データラインが前記並列処理機構の各行と1対1に対応し
15 て設けられ、各行方向データ転送用データラインが、対応する行に存在する複数の演算素子を接続し該対応する行の各演算素子とのデータ転送を行う行方向データ転送用バスと、前記受光素子アレイ、前記A/D変換器アレイ、前記並列処理機構、前記列方向データ転送用バス、及び、前記行方向データ転送用バスを制御する制御回路とを備えることを特徴とする。

本発明によれば、受光素子と1対1に対応させて演算素子が設けられているので、画像処理演算を並列処理により高速で行うことができる。また、A/D変換器を各行毎に設けることで伝送路の本数が少なくて済むという利点がある。
25

さらに、各演算素子に対して行方向および列方向に専用のデータバス

を配置しているので、様々な画像処理演算を行うことができ、したがって、半導体による集積化に適したアーキテクチャを堅持したまま、柔軟な処理能力を達成できる。

例えば、制御回路は、各列方向データ転送用データラインに対し、対応する列の位置情報を対応する列の演算素子にデータ転送させ、各行方向データ転送用データラインに対し、対応する行の位置情報を対応する行の演算素子にデータ転送させ、各演算素子に対し、該データ転送された対応する行及び列の位置情報に基づき、デジタル信号に対する所定の重心演算を行わせる重心演算制御部を有することが好ましい。この場合、専用のデータバスを行方向および列方向に配置しているので、画像処理の基本演算である重心演算で必要となる位置情報を少ないデータ転送システムで効率的に転送することができる。

また、該専用のデータバスにより、各演算素子に対して個別にアクセスすることも可能となっている。

このため、例えば、制御回路は、各列方向データ転送用データラインと各行方向データ転送用データラインのそれぞれに対し所定の演算制御データをデータ転送させることで、所定の演算素子に対しデジタル信号に対する所定の演算を行わせる所定素子演算制御部を有することが好ましい。この場合、個々の演算素子に異なった演算処理を実行させることができる。

さらに、制御回路は、各列方向データ転送用データラインと各行方向データ転送用データラインのそれぞれに対し所定の演算制御データをデータ転送させることで、対応する行及び列の演算素子の演算結果データを制御回路へ転送させるデータ転送制御部を有することが好ましい。この場合、例えば、特定の演算素子の演算結果を制御回路に転送させることもできる。

ここで、列方向データ転送用バス及び行方向データ転送用バスのそれぞれに対応するデータバッファをさらに備えていることが好ましい。データバッファを設けることで、制御回路とデータ転送用バスとのデータ転送速度が低くても高速でのデータ転送が可能となる。並列処理機構、
5 データ転送用バス、データバッファとを集積化すれば、演算素子からバッファまでのデータ転送の高速化を比較的容易に行える。

また、並列処理機構が、さらに、複数の転送用シフトレジスタが複数のA/D変換器と複数の演算素子行の各々と1対1に対応して配列され、各転送用シフトレジスタが、対応するA/D変換器から出力された対応
10 する受光素子行に所属する受光素子の出力信号に相当するデジタル信号を、対応する行に所属する所定の演算素子に順次転送する転送用シフトレジスタアレイを有することが好ましい。このように演算素子への転送を専用のシフトレジスタにより行うことで転送中でも演算処理を行うことが可能である。したがって、転送処理、演算処理とも待ち時間を少なくして効率良く行うことができ、全体の処理時間を短縮できる。この結果、パイプライン的な動作が可能となり、高速での画像処理、特に実時間的な処理が可能となる。

図面の簡単な説明

20 第1図は、本発明の実施形態に係る高速視覚センサ装置のブロック図である。

第2図は、実施形態に係る高速視覚センサ装置の概略構成図である。

第3図は、実施形態に係る高速視覚センサ装置の備える制御回路の構成ブロック図である。

25 第4図は、実施形態に係る高速視覚センサ装置の備える受光素子アレイ、及び、A/D変換器アレイの回路構成図である。

第5図は、第4図のA/D変換器アレイの備える積分回路の詳細回路構成図である。

第6図は、実施形態に係る高速視覚センサ装置の備える演算素子及び転送用シフトレジスタのブロック図である。

5 第7(A)図は、第6図の演算素子の備えるレジスタマトリックスの回路図である。

第7(B)図は、第6図の演算素子の制御タイミングチャートである。

第8図は、実施形態に係る高速視覚センサ装置の動作フロー図である。

10 第9図は、第8図中の工程S110の一例としての重心演算処理工程の動作フロー図である。

第10(A)図は、第9図の重心演算処理工程のうちの画像強度総和演算処理工程の動作フロー図である。

第10(B)図は、第10(A)図の画像強度総和演算処理工程のうちの総和演算処理工程の動作フロー図である。

15 第10(C)図は、第10(A)図の画像強度総和演算処理工程のうちの画素選択処理工程の動作フロー図である。

第11図は、第9図の重心演算処理工程のうちのx方向座標演算処理工程の動作フロー図である。

20 第12図は、第9図の重心演算処理工程のうちのy方向座標演算処理工程の動作フロー図である。

第13図は、第8図中の工程S110の一例としての所望位置演算処理工程の動作フロー図である。

第14図は、第8図中の工程S110の一例としての演算－抽出処理工程の動作フロー図である。

25 第15図は、第8図中の工程S110の一例としての画像検索処理工程の動作フロー図である。

第16図は、第8図中の工程S110中に行われる前処理の一例としてのエッジ抽出処理工程の動作フロー図である。

第17図は、本発明に係る高速視覚センサ装置の変更例のブロック図である。

5 第18図は、本発明に係る高速視覚センサ装置の他の変更例のブロック図である。

発明を実施するための最良の形態

10 本発明の実施形態に係る高速視覚センサ装置を第1図～第16図に基づき説明する。

なお、図面の説明においては同一要素には同一符号を付し、重複する説明を省略する。

第1図は、本実施形態に係る高速視覚センサ装置10のブロック図である。また、第2図に、当該センサ装置10の構成例を示す。

15 まず、第1図により、センサ装置10全体の構成を簡単に説明する。本実施形態の高速視覚センサ装置10は、受光素子アレイ11と、A/D変換器アレイ13と、並列処理機構14と、制御回路15と、x方向データバス17及びy方向データバス18と、x方向データバッファ19及びy方向データバッファ20、インストラクション/コマンドバス16、及び、後述する出力バス155（第6図）とから構成されている。

20 受光素子アレイ11には、N1個xN2個の受光素子120が2次元状（すなわち、N1列xN2行）に配置されている。すなわち、受光素子アレイ11は、N1個の受光素子120が水平方向（x方向）に並んで構成された水平受光部110が、N2個、水平方向（x方向）に直交する垂直方向（y方向）に配列されて構成されている。

25 A/D変換器アレイ13には、N2個のA/D変換器210が1次元

状（垂直方向（y方向））に配列されている。当該N2個のA/D変換器210は、受光素子アレイ11内のN2個の水平受光部110に1対1に対応しており、対応する水平受光部110に所属する受光素子120から出力された電荷を順次電圧信号に変換しさらにA/D変換するためのものである。

並列処理機構14には、N1個xN2個の演算素子（PE（processing element））400が、受光素子120と1対1に対応して、2次元状（すなわち、N1列xN2行）に配置されて構成された演算素子アレイ40が設けられている。この演算素子アレイ40には、そのN2個の演算素子行に1対1に対応して、N2個の転送用シフトレジスタライン（画像転送用シフトレジスタライン）420が付加されている。各転送用シフトレジスタライン420は、対応する行の演算素子400の個数（N1）に等しいN1個の転送用シフトレジスタ（画像転送用シフトレジスタ）410が直列接続されて構成されている。各転送用シフトレジスタ410が、対応する行内の対応する演算素子400に接続されている。

制御回路15は、本センサ装置10の回路全体に命令信号やデータ等を送って制御するためのものである。x方向データバス17は、各列ごとの演算素子400と接続され、列毎の各演算素子400にデータを転送するためのものである。また、y方向データバス18は、各行ごとの演算素子400と接続され、行毎の各演算素子400にデータを転送するためのものである。さらに、x方向データバッファ19がx方向データバス17と制御回路15とに接続されており、y方向データバッファ20がy方向データバス18と制御回路15とに接続されている。こうして、x方向データバス17は、x方向データバッファ19を介して制御回路15と接続され、y方向データバス18は、y方向データバッファ20を介して制御回路15と接続されている。インストラクション／

コマンドバス 16 は、制御回路 15 からの信号を受光素子アレイ 11、A/D 変換器アレイ 13、及び、並列処理機構 14 に送るためのものである。なお、後述する第 6 図に示すように、制御回路 15 は、さらに、単一の出力バス 155 を介して全演算素子 400 と接続されている。

5 本センサ装置 10 は上記構成となっているため、並列処理機構 14 と受光素子アレイ 11 との間を、N2 本のデータラインで接続することができる。したがって、第 2 図に示されるように受光素子アレイ 11 と並列処理機構 14 とを別々の基板に形成し、個々の動作を確認できる構成とすることで、センサ装置 10 の安定した生産が可能となっている。また、このように、受光素子アレイ 11 と並列処理機構 14 とを別々の基板に形成することで、双方を高集積化することが可能であり、また、それぞれの装置の特性に合わせた加工工程を採用できる点からも、安定した生産が可能となっている。x 方向、y 方向のそれぞれのデータバス 17、18 及びデータバッファ 19、20 は、図示されているように、並列処理機構 14 と同一の基板上に形成してもよいし、別の基板上に形成してもよい。一体として集積化すれば、データバッファ 19、20 と演算素子 400 間のデータ転送速度を高速化させることが容易であり、特に、好ましい。また、本センサ装置 10 の各構成要素は、全て CMOS プロセスによって作成可能であるため、すべての構成要素を 1 チップ化することも可能であり、これにより大幅なコストダウンを図ることもできる。

続いて、各回路の内部構成について説明する。

第 3 図は、制御回路 15 の構成ブロック図である。制御回路 15 は、CPU 150、メモリ 151、画像取り込み制御部 300（第 4 図）、及び、外部との入出力インターフェース 152 等が、バス 153 で接続されて構成されている。メモリ 151 には、CPU 150 によって実行さ

れる後述の視覚センサ処理プログラム（第 8 図）、及び、当該視覚センサ
処理プログラム内の画像処理ステップ（第 8 図の S 1 1 0）において並
列処理機構 1 4 の画像並列処理を制御するためのプログラム（例えば、
第 9 図～第 1 2 図、第 1 3 図、第 1 4 図、第 1 5 図、第 1 6 図）が格納
5 されている。これら視覚センサ処理プログラムや画像処理プログラムは、
外部装置（例えば、外部コンピュータ）1 0 0 0 より、入出力インター
フェース 1 5 2 を介して、メモリ 1 5 1 に書き込まれる。なお、バス 1
5 3 は、図示しないコマンドバスやデータバスを備えており、第 1 図の
インストラクション／コマンドバス 1 6 やデータバッファ 1 9、2 0、
10 及び、第 6 図の出力バス 1 5 5 に接続されている。

CPU 1 5 0 は、メモリ 1 5 1 内の視覚センサ処理プログラム（第 8
図）に基づいて、画像取り込み制御部 3 0 0 を介して受光素子アレイ 1
1 と A/D 変換器アレイ 1 3 とを制御すると共に、並列処理機構 1 4 を
制御する。より詳しくは、CPU 1 5 0 は、画像取り込み制御部 3 0 0
15 （第 4 図）を制御して（第 8 図の S 1 0 1）、受光素子アレイ 1 1 と A/
D 変換器アレイ 1 3 に画像の取り込みを行わせる。CPU 1 5 0 はまた、
並列処理機構 1 4 内の転送用シフトレジスタ 4 1 0 によるデータ転送と
演算素子 4 0 0 による演算とを制御する（第 8 図の S 1 0 2～S 1 0 4、
S 1 1 0）ことで、S I M D (single instruction and multi data stream)
20 型の並列演算処理を行わせる。CPU 1 5 0 は、さらに、並列処理機構
1 4 の並列演算処理実行中必要な演算を行ったり、並列処理機構 1 4 に
よる処理結果に基づいて必要な演算や判別動作を行う。CPU 1 5 0 は、
さらに、入出力インターフェース 1 5 2 を介して、外部装置 1 0 0 0 たる
外部コンピュータとの通信を行ったり、別の外部装置 1 0 0 0 たる外
25 部アクチュエータを制御したりする。例えば、CPU 1 5 0 は、得られ
た演算結果を外部コンピュータに出力したり、当該演算結果に基づき外

部アクチュエータを制御したりする。

次に、画像取込部たる受光素子アレイ 11 と A/D 変換器アレイ 13 の構成を、第 4 図及び第 5 図を参照して詳細に説明する。

受光素子アレイ 11 は、光を検出する受光部として機能し、A/D 変換器アレイ 13 は、当該受光部 11 からの出力信号を電流/電圧変換し、さらに、A/D 変換処理する信号処理部として機能する。制御回路 15 の画像取り込み制御部 300 が、受光素子アレイ 11 と A/D 変換器アレイ 13 に接続されており、当該受光部 11 及び信号処理部 13 に動作タイミングの指示信号を通知するタイミング制御部として機能する。

まず、受光素子アレイ（受光部）11 の構成を説明する。

第 4 図に示すように、受光素子アレイ 11 では、各受光素子 120 が、入力した光強度に応じて電荷を発生する光電変換素子 130 と、光電変換素子 130 の信号出力端子に接続され、水平走査信号 V_i ($i = 1 \sim N1$) に応じて光電変換素子 130 に蓄積された電荷を出力するスイッチ素子 140 とを 1 組として構成されている。この受光素子 120 が水平方向 (x 方向) に沿って $N1$ 個配置され、各受光素子 120 のスイッチ素子 140 が電氣的に接続されて水平受光部 110 を構成している。そして、この水平受光部 110 を水平方向に直交する垂直方向 (y 方向) に沿って $N2$ 個配列することにより受光部 11 が構成されている。したがって、受光部 11 には、受光素子 $120_{i,j}$ ($i = 1 \sim N1$, $j = 1 \sim N2$) が 2 次元状に $N1$ 列 \times $N2$ 行、配列されている。

次に、同じく第 4 図により、信号処理部たる A/D 変換器アレイ 13 の構成を説明する。

A/D 変換器アレイ 13 は、A/D 変換器 210_j ($j = 1 \sim N2$) を $N2$ 個配置して構成されている。各 A/D 変換器 210_j ($j = 1 \sim N2$) は、対応する水平受光部 110_j ($j = 1 \sim N2$) から転送されてきた電

荷を個別に取り出して処理し、この電荷強度に対応するデジタル信号を出力するためのものである。

5 各A/D変換器210_jは、チャージアンプ221_jを含む積分回路220_jと、比較回路230_j、及び、容量制御機構240_jの3つの回路から構成されている。

積分回路220_jは、水平受光部110_jからの出力信号を入力として、この入力信号の電荷を増幅するチャージアンプ221_jと、チャージアンプ221_jの入力端子に一方の端が接続され、出力端子に他方の端が接続された可変容量部222_jと、チャージアンプ221_jの入力端子に一方の端が接続され、出力端子に他方の端が接続されたスイッチ素子223_jとからなる。スイッチ素子223_jは、画像取り込み制御部300からのリセット信号Rに応じてON、OFF状態となり、積分回路220_jの積分、非積分動作を切り替えるためのものである。

15 第5図は、積分回路220の詳細構成図である。本図は、4ビットつまり16階調の分解能を持つA/D変換機能を備える積分回路の例であり、以下、この回路構成により説明する。

20 可変容量部222は、チャージアンプ221の水平受光部110からの出力信号の入力端子に一方の端子が接続された容量素子C₁～C₄と、容量素子C₁～C₄の他方の端子とチャージアンプ221の出力端子との間に接続され、容量指示信号C₁₁～C₁₄に応じて開閉するスイッチ素子SW11～SW14と、容量素子C₁～C₄とスイッチ素子SW11～SW14との間に一方の端子が接続され、他方の端子がGNDレベルと接続されて、容量指示信号C₂₁～C₂₄に応じて開閉するスイッチ素子SW21～SW24とから構成されている。なお、容量素子C₁～C₄の電気容量C₁～C₄は、

$$C_1 = 2 C_2 = 4 C_3 = 8 C_4$$

$$C_0 = C_1 + C_2 + C_3 + C_4$$

の関係を満たす。ここで、 C_0 は積分回路 220 で必要とする最大電気容量であり、受光素子 130 (第 4 図参照) の飽和電荷量を Q_0 、基準電圧を V_{REF} とすると、

5
$$C_0 = Q_0 / V_{REF}$$

の関係を満たす。

再び、第 4 図に戻り、A/D 変換器 210_j の積分回路 220_j 以外の回路を説明する。比較回路 230_j は、積分回路 220_j から出力された積分信号 V_s の値を基準値 V_{REF} と比較して、比較結果信号 V_c を出力する。容量制御機構 240_j は、比較結果信号 V_c の値から積分回路 220_j 内の可変容量部 222_j に通知する容量指示信号 C を出力すると共に、容量指示信号 C に相当するデジタル信号 $D1$ を出力する。

15 なお、以上、A/D 変換器アレイ 13 が 4 ビットつまり 16 階調の分解能を持つ場合について説明したが、A/D 変換器アレイ 13 は、6 ビット、8 ビット等、他のビット構成の分解能を持つ構成であってもよい。

上記構成の画像取り込み部 11 及び 13 は、制御回路 15 内の画像取り込み制御部 300 により、画像取り込みのタイミングを制御される。第 4 図に示すように、画像取り込み制御部 300 は、全回路 11 及び 13 のクロック制御を行う基本タイミングを発生する基本タイミング部 310 と、基本タイミング部 310 から通知された水平走査指示に従って水平走査信号 V_h を発生する水平シフトレジスタ 320 と、リセット指示信号 R を発生する制御信号部 340 とから構成されている。

次に、並列処理機構 14 の構成を説明する。

25 既述のように、並列処理機構 14 には、第 1 図に示すように、受光素子アレイ 11 の $N2$ 個の水平受光部 110_j ($j = 1 \sim N2$) 及び A/D 変換器アレイ 13 の $N2$ 個の A/D 変換器 210_j ($j = 1 \sim N2$)

- に対応して、 $N2$ 個の転送用シフトレジスタライン 420_j ($j = 1 \sim N2$) が設けられている。各転送用シフトレジスタライン 420_j ($j = 1 \sim N2$) には、複数ビット（この場合、4ビット）の転送用シフトレジスタ $410_{i,j}$ が、 $N1$ 個、直列接続されている。第6図に示すように、コントローラ15が、インストラクション／コマンドバス16を介して、各転送用シフトレジスタ $410_{i,j}$ ($i = 1 \sim N1$, $j = 1 \sim N2$) に接続されている。コントローラ15は、転送開始信号を各シフトレジスタ $410_{i,j}$ に出力することより、A/D変換器アレイ13からのデータを必要な演算素子 400 の位置まで転送させる。
- 10 また、並列処理機構14には、 $N1$ 個 \times $N2$ 個の受光素子 $120_{i,j}$ ($i = 1 \sim N1$, $j = 1 \sim N2$) に1対1に対応して、演算素子 $400_{i,j}$ ($i = 1 \sim N1$, $j = 1 \sim N2$) が $N1 \times N2$ 個2次元状に配列されている。各演算素子 $400_{i,j}$ ($i = 1 \sim N1$, $j = 1 \sim N2$) は、対応するシフトレジスタライン 420_j ($j = 1 \sim N2$) の対応する転送用シフトレジスタ $410_{i,j}$ ($i = 1 \sim N1$, $j = 1 \sim N2$) に接続されている。第6図に示すように、コントローラ15が、インストラクション／コマンドバス16を介して各演算素子 $400_{i,j}$ に接続されており、当該演算素子 400 における演算処理を制御する。
- 15 次に、出力バス155について説明する。
- 20 第6図に示すように、全演算素子 400 が単一の出力バス155に接続されている。ここで、出力バス155は、単一の1ビット信号線から構成されている。当該出力バス155は、全演算素子 400 に接続されているため、全演算素子 400 の出力のOR論理演算結果を制御回路15に通信するワイヤードOR回路（wired OR 回路）の機能を有する。
- 25 このため、制御回路15は、全演算素子 400 の出力信号をまとめてから受け取ることができ、スキャンを用いることなく高速に出力信号を受

け取ることができる。

次に、x方向データバス17とy方向データバス18について説明する。

5 なお、x方向データバス17とy方向データバス18としては、例えば、制御回路15から演算素子400へのデータ転送／書き込み機能のみを有する一方向性のデータバスを利用することができる。

10 x方向データバス17は、第1図に示すように、複数（この場合N1個）の1ビットデータライン170i（ $1 \leq i \leq N1$ ）から構成されている。各1ビットデータライン170iが、対応する演算素子列iに位置する全N2個の演算素子400（i, j）（ $1 \leq j \leq N2$ ）と接続されている。各1ビットデータライン170iはまた、x方向データバッファ19を介して、制御回路15に接続されている。かかる構成により、各1ビットデータライン170iは、制御回路15からのデータを、x方向データバッファ19を介して、対応する列i内に位置する各演算素子400（i, j）に転送するようになっている。

15 同様に、y方向データバス18は、複数（この場合N2個）の1ビットデータライン180j（ $1 \leq j \leq N2$ ）から構成されている。各1ビットデータライン180jが、対応する演算素子行jに位置する全N1個の演算素子400（i, j）（ $1 \leq i \leq N1$ ）と接続されている。各1
20 ビットデータライン180iはまた、y方向データバッファ20を介して、制御回路15に接続されている。かかる構成により、各1ビットデータライン180iは、制御回路15からのデータを、y方向データバッファ20を介して、当該対応する行j内に位置する各演算素子400（i, j）に転送するようになっている。

25 次に、演算素子400の構造について、第6図に示すブロック図を参照して、より詳細に説明する。

演算素子400は、各素子が共通の制御信号で制御されるSIMD型の並列処理を行う構造になっており、1素子あたりのトランジスタ数を削減し、並列処理機構14の集積化を図り、素子数を増やすことができるようになっている。

- 5 より詳しくは、演算素子400は、4x8ビットのランダムアクセス可能な1ビットシフトのレジスタマトリックス401と、Aラッチ402、Bラッチ403、及び、演算論理ユニット(ALU)404とで構成されている。レジスタマトリックス401は、データ保持と入出力のためのものである。より詳しくは、レジスタマトリックス401は、対応する受光素子120の出力信号に相当するデジタル信号D1をシフト
- 10 レジスタ410から入力し収容するためのものである。レジスタマトリックス401はまた、4近傍の演算素子400中のレジスタマトリックス401と直接接続しており、これらに収容されているデジタル信号をも収容することができる。レジスタマトリックス401は、さらに、x
- 15 方向データバス17の対応するx方向データライン170i、及び、y方向データバス18の対応するy方向データライン180jに接続され、両方のデータバスを利用してデータ転送を行うことができるようになっている。ALU404は、下位ビットから1ビットずつ順次演算する順次ビットシリアル演算を行うためのものである。Aラッチ402、Bラ
- 20 ッチ403は、レジスタマトリックス401に保持されている信号を収容し、ALU404での演算に供するためのものである。

- 以上の構成により、演算素子400では、Aラッチ402、Bラッチ403がそれぞれレジスタマトリックス401内の任意のレジスタからデータを読み込み、ALU404がそのデータをもとに演算を行なう。演算結果は、再び、レジスタマトリックス401内の任意のレジスタに書き込まれる。演算素子400は、この作業を1サイクルとして繰り返し行
- 25

うことで、さまざまな演算を実行できるようになっている。

より詳しくは、ALU404は、1ビットの演算器で、論理積（AND）、論理和（OR）、排他的論理和（XOR）、加算（ADD）、Carryつき加算などの演算機能を有している。1度に実行できるのは1ビットの演算だけであり、多ビット演算は1ビットずつシリアルに演算を行なうことで実行する。複雑な演算は上記演算機能の組み合わせとして記述できるため、ALU404に対し上記演算機能の中から毎回一つずつを選択させながら繰り返し演算を行わせることで、複雑な演算を実現するようになっている。例えば、乗算は加算の組み合わせとして記述できるため、加算を複数回繰り返し行うことで実現する。減算は、引こうとする数をビット反転して1を足すことで負の数とし、これを足し算することで実現できる。割り算については、例えば、割る数を8、4、2というような数字にして、ビットシフトする（例えば、「割る数が8」の場合、ビットを3ビット右にシフトする）ことにより実現する。さらに、絶対値を求めるためには、マイナスの数（サインビットが1）に対して、符号反転、すなわち、ビット反転して1を足すことで、実現する。

レジスタマトリックス401は、第7（A）図に示すように、ランダムにアクセスできる1ビットのレジスタ4010を24個並べ、さらに、外部や近傍演算素子400との入出力用に8個の機能レジスタ4012を並べた構成となっており、これら全体が1つのアドレス空間として扱われる。第6図において、各レジスタ4010、4012内に記載されている数は、当該レジスタに割り当てられたアドレスを示す。具体的には、24個のレジスタ4010にアドレス「0」～「23」が割り振られ、8個の機能レジスタ4012にアドレス「24」～「31」が割り振られている。かかる構成により、レジスタ内のデータを読み書きするのと同じ方法で入出力データとアクセスできるようになっている。

第7 (A) 図に示すように、レジスタマトリックス401は、これら32個のレジスタ4010, 4012に接続された1個のOR回路4014をさらに備えており、レジスタ4010, 4012は、すべて、このOR回路4014を介して、Aラッチ402及びBラッチ403に接続されている。レジスタ4010, 4012の内の一つのアドレスが選択されると、選択されたレジスタのみがその内容を入力し、選択されていないレジスタは全て0を入力する。全てのレジスタのORをとったものが、レジスタマトリックス401全体の出力として、Aラッチ402またはBラッチ403に出力される。

機能レジスタ4012は主に入出力に用いられる。具体的には、アドレス「29」の機能レジスタ4012は、対応する転送用シフトレジスタ410に接続されており、当該転送用シフトレジスタ410からの入力に用いられる。また、アドレス「24」の機能レジスタ4012は、上下左右の4近傍の演算素子400のレジスタマトリックス401への出力に用いられる。アドレス「24」～「27」の機能レジスタ4012は、それぞれ、当該4近傍の演算素子400のうちの対応する1個の演算素子400のレジスタマトリックス401からの入力に用いられる。アドレス「28」の機能レジスタ4012は、出力バス155に接続されており、制御回路15への出力アドレスとして用いられる。なお、全演算素子400 (i, j) におけるレジスタマトリックス401のアドレス「28」が当該単一の出力バス155に接続されている。アドレス「30」の機能レジスタ4012は、y方向データバス18内の対応するy方向データライン180jに接続されており、当該y方向データライン180jからのデータの入力に用いられる。また、アドレス「31」の機能レジスタ4012は、x方向データバス17内の対応するx方向データライン170iに接続されており、当該x方向データライン17

0 iからのデータの入力に用いられる。なお、アドレス「28」の機能レジスタ4012は、読み込み時には常に0を読み込むようになっている。

5 制御回路15がレジスタマトリクス401へのアクセスとALU404の演算処理を制御することにより、演算素子400における演算及び入出力の全処理を制御する。例えば、転送用シフトレジスタ410からの入力をレジスタマトリックス401のアドレス「0」に書き込みたいときは、0（レジスタアドレス「28」）とセンサ入力（レジスタアドレス「29」）のORをとってレジスタアドレス「0」に書き込む命令を演算素子400に出力する。なお、制御回路15は、第7（B）図に示す
10 ように、基本クロックCLKの4倍を1サイクルとし、この間に、各種クロックCLK2、CLK4を供給しながら、Aラッチの読み込み、Bラッチの読み込み、演算結果の書き込みを順に行なう。かかる処理を複数サイクル繰り返し行うことで、レジスタマトリックス401への必要な入出力とALU404による演算を行う。
15

次に、第4図～第6図を参照して、本実施形態の動作について説明する。

まず、画像取り込み部11及び13の動作について説明する。

20 画像取り込み制御部300は、まず、リセット信号Rを有為に設定し、第5図に示す可変容量部222のSW11～SW14を全て「ON」、SW21～SW24を全て「OFF」状態にする。これにより、チャージアンプ221の入力端子と出力端子間の容量値をC₀に設定する。それと同時に、第4図に示す全てのスイッチ素子140を「OFF」状態とし、水平走査信号Viをいずれの受光素子120_{i,j}も選択しない状態に
25 設定する。この状態から、リセット指示信号Rを非有為に設定し、各積分回路220での積分動作を開始させる。

積分動作を開始させると、第4図に示すN2個の各水平受光部110_jにある第1番目の受光素子120_{1,j}のスイッチ素子140のみを「ON」とする水平走査信号V₁が出力される。スイッチ素子が「ON」になると、それまでの受光によって光電変換素子130に蓄積された電荷Q₁は、電流信号として受光部11から出力される。つまり、光電変換素子の信号を読み出すことができる。電荷Q₁は容量値C₀に設定された可変容量部222に流入する。

次に、第5図により積分回路220内部の動作を説明する。容量制御機構240（第4図参照）は、SW12～SW14を開放した後、SW22～24を閉じる。この結果、積分信号V_sは、

$$V_s = Q / C_1$$

で示す電圧値として出力される。積分信号V_sは、比較回路230に入力して、基準電圧値V_{REF}と比較される。ここで、V_sとV_{REF}の差が、分解能の範囲以下、すなわち±(C₄/2)以下の時は、一致したもののみなし、更なる容量制御は行わず、積分動作を終了する。分解能の範囲で一致しないときは、更に容量制御を行い、積分動作を続ける。例えば、V_s>V_{REF}であれば、容量制御機構240は、更に、SW22を開放した後に、SW12を閉じる。この結果、積分信号V_sは、

$$V_s = Q / (C_1 + C_2)$$

で示す電圧値となる。この積分信号V_sは、後続の比較回路230（第4図）に入力して、基準電圧値V_{REF}と比較される。一方、V_s<V_{REF}であれば、容量制御機構240は、更に、SW11及びSW22を開放した後に、SW12及びSW21を閉じる。この結果、積分信号V_sは、

$$V_s = Q / C_2$$

で示す電圧値となる。この積分信号V_sは、後続の比較回路230に送出され、基準電圧値V_{REF}と比較される。

以後、同様にして、積分回路 2 2 0 → 比較回路 2 3 0 → 容量制御機構 2 4 0 → 積分回路 2 2 0 のフィードバックループによって、積分信号 V_s が基準電圧値 V_{REF} と分解能の範囲で一致するまで、比較及び容量設定 (SW 1 1 ~ SW 1 4 及び SW 2 1 ~ SW 2 4 の ON/OFF 制御) を順次繰り返す。積分動作が終了した時点の SW 1 1 ~ SW 1 4 の ON/OFF 状態を示す容量指示信号 $C_{11} \sim C_{14}$ の値は、電荷 Q_1 の値に対応したデジタル信号であり、最上位ビット (MSB) の値が C_{11} 、最下位ビット (LSB) の値が C_{14} である。こうして A/D 変換が行われ、これらの値をデジタル信号 D 1 として、演算素子アレイ 1 4 に出力する。

10 以上述べたように、この装置では、デジタル信号 D 1 の各ビット値は、MSB 側から LSB 側へ 1 ビットずつ順に定まる。

このように、容量 $C_1 \sim C_4$ が一つずつ ON されながら、比較電圧 V_{REF} との比較が行われ、その比較結果が出力デジタル信号 D 1 として出力される。すなわち、まず、容量 C_1 がオンとされ、積分信号 $V_s = Q / C_1$ となり、この V_s が V_{REF} と比較される。 V_s が大きければ “1”、小さければ “0” となり、これが MSB (最上位ビット) として出力される。次に、 C_2 がオンとされ、 $V_s = Q / (C_1 + C_2)$ (MSB = 1 の時)、または、 $V_s = Q / C_2$ (MSB = 0 の時) が得られ、 V_{REF} と比較される。 V_s が大きければ “1”、小さければ “0” となり、これが

15 2 ビット目として出力される。以上の処理が必要なビット数まで繰り返されることで、A/D 変換が実行される。

第 1 番目の受光素子 $1 2 0_{1,j}$ の光電出力に相当するデジタル信号の送出が終了すると、リセット信号 R が有為とされ、再び、非有為にして、可変容量部 $2 2 2_j$ の容量値を初期化した後に、各水平受光部 $1 1 0_j$ の

25 第 2 番目の受光素子 $1 2 0_{2,j}$ のスイッチ素子 $1 4 0$ のみを「ON」とする水平走査信号 V_2 を出力し、上述と同様の動作により、第 2 番目の

受光素子 $120_{2,j}$ の光電出力を読み出し、これに相当するデジタル信号を送出する。以下、水平走査信号を切り替えて、全受光素子 120 の光電出力を読み出し、相当するデジタル信号を並列処理機構 14 に出力する。

5 次に、演算素子 400 の動作を第6図により説明する。

10 A/D変換されたデジタル信号は、転送用のシフトレジスタ 410 を介してそれぞれの受光素子 $120_{i,j}$ に対応する演算素子 $400_{i,j}$ のレジスタマトリックス 401 に送られる。この転送は、対応する転送用シフトレジスタライン 420_j 内において、転送用シフトレジスタ 410 に格納された信号を順次隣の画素の転送用シフトレジスタ 410 に転送することによって行われる。転送用シフトレジスタ 410 を備えることにより、演算素子 400 での演算処理と独立して転送用シフトレジスタでの転送処理を行うことができる。したがって、演算素子 400 において処理演算を行わせている間に、転送用シフトレジスタ 410 に次の

15 データを転送させるパイプライン的な処理が可能となり、演算素子 400 におけるより高速なフレームレートでの演算処理が可能となる。また、転送用シフトレジスタ 410 は、制御回路 15 からの転送開始の信号に基づいて、A/D変換されたデータの転送を開始し、(行方向の素子数 \times アナログレベル)分だけビットシフトによる転送を行った後、「データ転送完了」の信号を制御回路 15 に送り返すことで効率的な転送を行うことができる。このように、演算処理と転送処理を並列していわゆるパイプライン処理を行うことにより、両処理においてフレーム毎の処理の間の待ち時間を減らすことができ、より高速な画像処理が可能となる。

20

25 演算素子 400 内部での画像処理演算は、以下の通りである。すなわち、必要に応じて、各演算素子 400 間でそれぞれのレジスタマトリックス 401 に収容された信号の転送を行い、 x 方向データバス 17 、 y

方向データバス 18 と各バッファ 19、20 を介した制御回路 15 から
のデータ、制御信号の転送を行った後、演算に必要な信号をレジスタマ
トリックス 401 から A ラッチ 402 と B ラッチ 403 に読み出し、A
LU 404 で所定の演算を行い、計算結果を、レジスタマトリックス 4
5 01 及び出力バス 155 を介して、制御回路 15 に出力する。

並列処理機構 14 では、上記画像処理演算を全演算素子 400 におい
て同時に並列処理するため、極めて高速の演算が可能である。制御回路
15 は、並列処理機構 14 の計算結果を、外部装置 1000 たる外部コ
ンピュータや他の外部機器へ出力する。例えば、当該計算結果を、外部
10 機器のオン／オフ信号として利用する。制御回路 15 は、また、並列処
理機構 14 の計算結果に基づき、必要な演算を行った後その演算結果を
外部回路 1000 に出力するようにしてもよい。

次に、第 8 図を参照して、本センサ装置 10 による画像入力から、転
送、及び、演算終了までの一連の視覚センサ処理について説明する。

15 制御回路 15 の CPU 150 は、画像取り込み制御部 300 (第 4 図)
を制御することで、リセット信号 R の有為／非有為と水平同期信号 V_i
を順次切り替え、もって、受光素子アレイ 11 の各行 j (j = 1, ... N
2) において、各受光素子 120_{i,j} (以下、受光素子 120 (x, y)
という) から出力された画像データ (フレームデータ: 以下、I (x,
20 y) という) を順番に対応する A/D 変換器 210_j を介して並列処理
機構 14 に入力させる (S101)。

送られて来たデータを、対応する各行 j 内の転送用シフトレジスタ 4
10 にて、次々に転送させていく (S102)。そして、受光素子 120
に対応する位置 (i, j) (以下、(x, y) という) の転送用シフトレ
ジスタ 410_{i,j} にデータが転送されるまでこの転送処理を続ける (S
25 103)。

転送が終了したら、転送用シフトレジスタ410から対応する演算素子400_{i,j}（以下、演算素子400（x、y）という）のレジスタマトリックス401へと、当該画素のデータI（x、y）を転送する（S104）。具体的には、第6図に示されるように、複数ビット（この場合、
5 4ビット）で構成されている転送用シフトレジスタ410からレジスタマトリックス401へと1ビットずつ順番にデータを格納していく。次に、S110において、各演算素子400を制御することにより、必要な並列演算処理を行う。

転送用シフトレジスタ410が各演算素子400へのデータ転送を完了すると、各演算素子400を制御してS110の並列演算処理を行っている間に次のフレームの処理へと移り（S105）、S101～S103を実施して、受光素子アレイ11とA/D変換器アレイ13、及び、転送用シフトレジスタ410を制御して、次のフレームの入力／転送動作を行う。一方、各演算素子400を用いた並列演算処理についても、
10 1フレームの処理（S110）が終了すると、次のフレームの処理へと移行し（S106）、次のフレームの画像データが各転送用シフトレジスタ410から演算素子400のレジスタマトリックス401へと転送され（S104）、当該次のフレームの並列演算処理を開始する（S110）。これを繰り返すことにより、受光素子アレイ11とA/D変換器アレイ
15 13、及び、転送用シフトレジスタ410が次のフレームのデータを入力／転送している間（S101～S103）に演算素子400を用いた演算処理（S110）を行うことができ、それぞれ無駄な待ち時間を減らすことができる。

次に、演算素子400を用いた並列画像処理（S110）の実行動作を、いくつかの画像処理について詳細に説明する。なお、これら画像処理工程では、制御回路15のCPU150が全演算素子400を同時に
25

並列制御するようになっており、演算処理が非常に高速に行われる。

(実施例 1)

本実施形態では、x 方向データバス 17、y 方向データバス 18 を介して外部から高速で演算データあるいは演算制御データを各演算素子に供給することができる。したがって、S 110 の演算の際に各演算素子 400 において画像情報以外のデータを必要とするような演算処理を行う場合も、極めて高速の演算が可能となる。例えば、画像処理工程 (S 110) において、位置情報データを必要とする「重心演算」を行う場合、この位置情報を外部からデータとして供給して重心演算処理を行う。

以下、この重心演算処理を画像処理工程 (S 110) にて実行する場合の動作を詳細に説明する。

なお、制御回路 15 のメモリ 151 は、各画素の x 方向位置情報 (以下、単に「x アドレス」と呼ぶ) と y 方向位置情報 (以下、単に「y アドレス」と呼ぶ) とを予め格納している。具体的には、x アドレスとして、「1」～「N1」の値を示す 2 進数データを格納し、y アドレスとして、「1」～「N2」の値を示す 2 進数データを格納している。

ここで、重心演算とは、x 方向および y 方向のそれぞれについての重みづけ総和の演算が基本となる演算である。重心座標 G_c は、画像上の各画素位置 (x、y) の画像強度のデータを $I(x, y)$ として以下の計算式 (1) により求められる。

$$G_c = \left(\frac{\sum_{y=1}^{N2} \sum_{x=1}^{N1} \{I(x, y) \times x\}}{\sum_{y=1}^{N2} \sum_{x=1}^{N1} I(x, y)}, \frac{\sum_{y=1}^{N2} \sum_{x=1}^{N1} \{I(x, y) \times y\}}{\sum_{y=1}^{N2} \sum_{x=1}^{N1} I(x, y)} \right) \quad (1)$$

つまり、重心演算を行うためには、各演算素子 4 0 0 において当該画
 素のデータ $I(x, y)$ にその位置情報 (x, y) を掛け合わせてその
 5 和を求める必要があるため、予め画素の位置情報 (x, y) を各演算素
 子に転送しておく。

重心の x 座標を求める際には、画像の x 方向の位置情報と画像強度 I
 (x, y) とを掛け合わせて x 方向モーメント $x \cdot I(x, y)$ を求め、
 さらに、全画素の x 方向モーメントを足し合わせて得られる x 方向モー
 10 メント総和 $\sum \sum x \cdot I(x, y)$ を画像強度総和 $\sum \sum I(x, y)$ で割
 ることで、重心の x 座標を求めることができる。なお、画像強度総和 \sum
 $\sum I(x, y)$ は、全画素の画像強度を足し合わせて求めることができ
 る。重心の y 座標についても、同様に、各画素について画像の y 方向の
 位置情報と画像強度 $I(x, y)$ とを掛け合わせて y 方向モーメント $y \cdot$
 15 $I(x, y)$ を求め、さらに、全画素の y 方向モーメントを足し合わせ
 て得られる y 方向モーメント総和 $\sum \sum y \cdot I(x, y)$ を画像強度総和
 $\sum \sum I(x, y)$ で割ることで得られる。

したがって、入力画像の重心位置を求めるためには、第 9 図に示すよ
 うな重心演算処理 (S 3 0 0) を、画像処理工程 S 1 1 0 (第 8 図) に
 20 て行えば良い。

当該重心演算処理 (S 3 0 0) では、まず、S 3 5 0 にて画像強度総和 $\sum \sum I(x, y)$ を求め、次に、S 4 0 0 にて、重心の x 座標を求め、さらに、S 5 0 0 にて、重心の y 座標を求める。

5 なお、重心演算処理 (S 3 0 0) がスタートした際には、入力画像 D の各画素の画像データ $I(x, y)$ は、既に、S 1 0 4 (第 8 図) にて、転送用シフトレジスタ 4 1 0 から各演算素子 4 0 0 (x, y) のレジスタマトリックス 4 0 1 へ転送され、当該レジスタマトリックス 4 0 1 のある領域へ格納されている。

10 まず、画像強度総和 $\sum \sum I(x, y)$ の演算処理 (S 3 5 0) の処理内容について、第 1 0 (A) 図を参照して、詳細に説明する

 当該画像強度総和演算処理 (S 3 5 0) では、CPU 1 5 0 は、まず、S 3 6 0 にて、画像強度値 $I(x, y)$ の総和を求めるための総和演算処理を行う。

15 以下、この総和演算処理 (S 3 6 0) について、第 1 0 (B) 図を参照して詳細に説明する。

 まず、総和を求めようとする目的データ (この場合、画像データ $I(x, y)$) を、レジスタマトリックス 4 0 1 から A ラッチ 4 0 2 に読み込ませる (S 1 0 0 2)。すなわち、レジスタマトリックス 4 0 1 に格納されている $I(x, y)$ のデータを下位ビットから A ラッチ 4 0 2 に転送する。

20 次に、各演算素子 4 0 0 (x, y) は、それぞれ、x 方向において隣接する画素位置 ($x + 1, y$) に存在する演算素子 4 0 0 ($x + 1, y$) に格納されている目的データ (この場合、画像データ $I(x + 1, y)$) を、レジスタマトリックス 4 0 1 間の転送によって、該演算素子 4 0 0 (x, y) のレジスタマトリックス 4 0 1 に転送・格納する (S 1 0 0 4)。

25 具体的には、レジスタマトリックス 4 0 1 の近傍転送機能を利用して隣の画素に格納されている画像データ値を空いている領域に転送する。

次に、当該転送されてきた隣接画素 ($x+1, y$) の目的データ (画像データ $I(x+1, y)$) を B ラッチ 403 に読み込み (S1006)、A ラッチ 402 と B ラッチ 403 の値の加算を行い (S1008)、加算結果をレジスタマトリックス 401 を介して (S1010) A ラッチ 402 へと格納する (S1012)。これにより、各画素 400 (x, y) には、2 画素分の目的データ (この場合、画像データ $I(x, y)$ と $I(x+1, y)$) の和が格納されることになる。

次に、 x 方向の総和を取るための初期設定として $i=1$ とした (S1014) 後、各演算素子 400 (x, y) は、S1018 において、 x 方向において 2 つ目に隣接する画素位置 ($x+n, y$) (ここで、 $n=2^i$ 、この場合、 $n=2^1=2$) の演算素子 400 ($x+2, y$) に現在收容されている計算結果 (この場合、 $I(x+2, y) + I(x+3, y)$) を、 x 方向に隣接するレジスタマトリックス 401 間の転送を 2 回繰り返すことにより、該演算素子 400 (x, y) へ転送格納する (S1018)。次に、当該転送されてきた 2 つ目に隣接する画素 ($x+2, y$) の計算結果データを B ラッチ 403 に読み込み (S1020)、A ラッチ 402 と B ラッチ 403 の値の加算を行い (S1022)、加算結果をレジスタマトリックス 401 を介して (S1024) A ラッチ 402 へと格納する (S1026)。これにより、各画素 400 (x, y) には、隣接する 4 画素の画像データ $I(x, y)$ 、 $I(x+1, y)$ 、 $I(x+2, y)$ 、 $I(x+3, y)$ の和が格納されることになる。

次に、 i を 1 インクリメントし (S1028)、得られた $n=2^i$ が 1 行画素数の半分の値である $N1/2$ を越えたか否かを判断し (S1030)、 $N1/2$ を越えていなければ (S1030 で No)、S1018 に戻る。S1018 で、各演算素子 400 (x, y) は、 n 個目に隣接する位置 ($x+n, y$) ($n=2^i$; この場合、 $n=2^2=4$) の演算素子

4 0 0 に現在収容されている計算結果データ（画像データの加算結果）を、x 方向に隣接するレジスタマトリックス 4 0 1 間の転送を n 回（この場合、4 回）繰り返すことにより、該演算素子 4 0 0 (x, y) へ転送し、B ラッチ 4 0 3 に読み込み (S 1 0 2 0)、同様の加算を行う (S 1 0 2 2 ~ S 1 0 2 6)。

続いて、i を 1 インクリメントしつつ (S 1 0 2 8)、S 1 0 1 8 ~ S 1 0 3 0 の処理を繰り返すことにより、8 個 ($n = 2^3$) 隣、16 個 ($n = 2^4$) 隣、32 個 ($n = 2^5$) 隣、64 ($n = 2^6$) 隣、... と進めて、($N1/2$) 隣まで加算を繰り返す。この結果、各行における全ての画像強度の加算結果 $I(1, y) + I(2, y) + \dots + I(N1, y)$ が、当該行の先頭にある演算素子 4 0 0 (1, y) の A ラッチ 4 0 2 に得られる (S 1 0 2 6)。n が $N1/2$ を越えると (S 1 0 3 0 で Yes)、S 1 0 3 2 に移行する。

S 1 0 3 2 以降では、各行毎に求められた画像強度加算結果を、上記と同様の手法を用いて、加算することで、(1) 式に示した分母である画像強度総和 $\sum \sum I(x, y)$ を得る。

具体的には、初期設定として $j = 0$ とした (S 1 0 3 2) 後、各演算素子 4 0 0 (x, y) は、y 方向において隣接する位置 (x, y + m) (ここで、 $m = 2^j$ 、この場合、 $m = 2^j = 1$) に存在する演算素子 4 0 0 (x, y + m) (この場合、4 0 0 (x, y + 1)) の加算結果を、レジスタマトリックス 4 0 1 間の転送にて、該演算素子 4 0 0 (x, y) のレジスタマトリックス 4 0 1 に格納する (S 1 0 3 4)。次に、当該隣接画素 (x, y + 1) の演算結果を B ラッチ 4 0 3 に読み込み (S 1 0 3 6)、A ラッチ 4 0 2 と B ラッチ 4 0 3 の値の加算を行い (S 1 0 3 8)、加算結果をレジスタマトリックス 4 0 1 に記憶する (S 1 0 4 0)。これにより、各行の先頭にある演算素子 4 0 0 (1, y) には、2 行分の演算結果の和

が格納されることになる。

次に、 j を1インクリメントし (S 1 0 4 4)、 $m = 2^j$ が1列画素数の半分の値である $N2 / 2$ を越えたか否かを判断し (S 1 0 4 6)、 $N2 / 2$ を越えていなければ (S 1 0 4 6 で N o)、S 1 0 3 8 で得られた加算結果をレジスタマトリックス 4 0 1 から A ラッチ 4 0 2 へ転送した (S 1 0 4 8) 後、S 1 0 3 4 に戻る。

次に、各演算素子 4 0 0 (x, y) は、位置 ($x, y + m$) ($m = 2^j$; この場合、位置 ($x, y + 2$)) の演算素子 4 0 0 に收容されている加算結果を、隣接するレジスタマトリックス 4 0 1 間の転送を2回繰り返すことにより、該演算素子 4 0 0 (x, y) へ転送し (S 1 0 3 4)、B ラッチ 4 0 3 に読み込み (S 1 0 3 6)、同様の加算を行う (S 1 0 3 8 ~ 1 0 4 0)。

続いて、 j を1インクリメントしつつ (S 1 0 4 4)、S 1 0 4 6 ~ S 1 0 4 0 の処理を繰り返すことにより、4つ ($m = 2^2$) 隣、8つ ($m = 2^3$) 隣、16個 ($m = 2^4$) 隣、32個 ($m = 2^5$) 隣、64 ($m = 2^6$) 隣、...と進めて、($N2 / 2$) 隣まで加算を繰り返すことにより、全画素の画像強度の加算結果 $\Sigma \Sigma I (x, y)$ が、演算素子アレイ 4 0 の先頭にある演算素子 4 0 0 (1, 1) のレジスタマトリックス 4 0 1 に得られる (S 1 0 4 0)。 m が $N2 / 2$ を越えると (S 1 0 4 6 で Y e s)、総和演算処理は終了する。

総和演算処理 (S 3 6 0) が終了すると、目的画素位置 (x_1, y_1) (この場合、先頭画素位置 (1, 1)) を選択するための画素選択処理 (S 3 7 0) に移行する (第10 (A) 図)。

以下、画素選択処理 (S 3 7 0) について、第10 (C) 図を参照して、詳細に説明する。

画素選択処理においては、CPU 1 5 0 は、まず、S 1 1 0 2 におい

て、 x 方向データバス17のうち、選択しようとする目的画素位置 (x_1, y_1) の x アドレス位置 x_1 に対応する x 方向データライン170 i （以下、「 x 方向データライン170 x 」という）にデータ（1）を転送し、残りの全ての x 方向データライン170 x にデータ（0）を転送する。この場合、選択しようとする目的画素位置たる先頭画素位置 $(x_1 (=1), y_1 (=1))$ の x アドレス位置 x_1 に対応する x 方向データライン170 x （ $x = x_1 = 1$ ）にデータ（1）を転送し、残りの全ての x 方向データライン170 x （ $x \neq x_1$ ）にデータ（0）を転送する。

次に、各演算素子400（ x, y ）のレジスタマトリックス401に、対応する x 方向データライン170 x からの転送データを格納させる（S1104）。この結果、全演算素子400のうち、 x アドレスが $x_1 (=1)$ の演算素子400（1, y ）（ $1 \leq y \leq N_2$ ）のレジスタマトリックス401にのみ、データ（1）が格納され、それ以外の演算素子400のレジスタマトリックス401にはデータ（0）が格納される。次に、このデータをAラッチ402に転送する（S1106）。

次に、CPU150は、S1108において、 y 方向データバス18のうち、目的画素位置 (x_1, y_1) の y アドレス位置 y_1 に対応する y 方向データライン180 j （以下、「 y 方向データライン180 y 」という）にデータ（1）を転送し、残りの全ての y 方向データライン180 y にデータ（0）を転送する。この場合、選択しようとする目的画素位置たる先頭画素位置 $(x_1 (=1), y_1 (=1))$ の y アドレス位置 y_1 の y 方向データライン180 y （ $y = y_1 = 1$ ）にデータ（1）を転送し、残りの全ての y 方向データライン180 y （ $y \neq y_1$ ）にデータ（0）を転送する。

次に、各演算素子400（ x, y ）のレジスタマトリックス401に、

対応する y 方向データライン 180 y からの転送データを格納させる (S 1 1 1 0)。この結果、全演算素子 4 0 0 (x, y) のうち、y アドレスが y 1 (= 1) の演算素子 4 0 0 (x, 1) ($1 \leq x \leq N1$) のレジスタマトリックス 4 0 1 にのみデータ (1) が格納され、それ以外の演算素子 4 0 0 のレジスタマトリックス 4 0 1 にはデータ (0) が格納されることになる。次に、このデータを B ラッチ 4 0 3 に転送する (S 1 1 1 2)。

ついで、各演算素子 4 0 0 (x, y) にて、ALU 4 0 4 により、A ラッチ 4 0 2 の値と B ラッチ 4 0 3 の値の乗算を行い (S 1 1 1 4)、演算結果をレジスタマトリックス 4 0 1 に格納する (S 1 1 1 6)。この結果、目的アドレス (x 1, y 1) の演算素子 4 0 0 (x 1, y 1) (この場合、先頭演算素子 4 0 0 (1, 1)) にのみ、乗算結果 1 が設定され、それ以外の演算素子 4 0 0 では、乗算結果 0 が設定されることになる。こうして、画素選択処理 (S 3 7 0) が終了する。

画素選択処理 (S 3 7 0) が終了すると、S 3 7 2 に移行する (第 1 0 (A) 図)。S 3 7 2 では、画素選択処理 (S 3 7 0) にて得られた乗算結果を、レジスタマトリックス 4 0 1 から A ラッチ 4 0 2 に転送する (S 3 7 2)。次に、総和演算処理 (S 3 6 0) にて最終的に求められた演算結果を、やはりレジスタマトリックス 4 0 1 から B ラッチ 4 0 3 に転送する (S 3 7 4)。ついで、ALU 4 0 4 にて、A ラッチ 4 0 2 の値と B ラッチ 4 0 3 の値の乗算を行う (S 3 7 6)。この結果、先頭アドレス (1, 1) の演算素子 4 0 0 には、総和演算結果 $\Sigma \Sigma I(x, y)$ と (1) との乗算結果として、画像強度総和 $\Sigma \Sigma I(x, y)$ が求められる。一方、それ以外の演算素子 4 0 0 では、総和演算結果と 0 (ゼロ) との乗算の結果として、ゼロ (0) が得られる。S 3 7 8 にて、当該乗算結果をレジスタマトリックス 4 0 1 に格納し、S 3 8 0 にて、当該乗

算結果を、レジスタマトリックス401の出力アドレス「28」より出力バス155に出力する。この結果、全演算素子400でのS376の乗算結果が単一の出力バス155に出力されることになる。ここで、先頭位置の演算素子400(1, 1)のみが乗算結果として画像強度総和 $\Sigma \Sigma I(x, y)$ を出力し、残りの全ての演算素子は乗算結果としてゼロ(0)を出力する。したがって、出力バス155は、これら全演算素子400からの演算結果のOR論理演算結果たる画像強度総和 $\Sigma \Sigma I(x, y)$ を制御回路15に転送することになる。CPU150は、受け取った画像強度総和 $\Sigma \Sigma I(x, y)$ をメモリ151に記憶する。

- 5 10 次に、重心のx方向座標の演算処理(S400)の処理内容について、第11図を参照して、詳細に説明する。

CPU150は、まず、S402にて、重心演算に必要なデータである各画素のx方向位置情報(xアドレスデータ“x”)を、メモリ151から読みだし、各演算素子400に転送する。この転送は、各xアドレスデータ“x”をx方向のデータバッファ19に一旦格納し、x方向データバス17の対応するデータライン170xを用いてビットシリアル方式によって下位ビットより1ビットずつ順番に転送することで行う。ここで、x方向データバス17の各x方向データライン170xに接続されている画素のxアドレスデータ“x”は、互いに等しく、かつ、1
15 20 ~N1のいずれかの値の2進数データである。したがって、各データライン170xでは、対応するxアドレス“x”の2進数データを、その下位ビットから順に $\log_2(N1)$ ビット転送することにより、対応するxアドレスの全演算素子400(x, y)に転送することが可能である。

- 25 各演算素子400(x, y)では、転送されたxアドレスデータ“x”がそのレジスタマトリックス401に格納され(S404)、その後、下

位ビットからBラッチ403へと読み込まれる(S406)。一方、画像データI(x, y)が、再び、レジスタマトリックス401からAラッチ402に読み込まれる(S408)。ALU404で、Aラッチ402の値とBラッチ403の値の乗算を行い(S410)、演算結果たるx方向モーメント値($x \cdot I(x, y)$)が、レジスタマトリックスに格納される(S412)。

次に、S420にて、全画素におけるx方向モーメント値($x \cdot I(x, y)$)の総和を求めるための総和演算処理を行う。

当該総和演算処理(S420)では、第10(B)図を参照して説明した総和演算処理を、x方向モーメント値($x \cdot I(x, y)$)を目的データとして行う。

具体的には、S1002にて、各演算素子において、総和を求めたい目的データであるx方向モーメント値($x \cdot I(x, y)$)を、レジスタマトリックス401からAラッチ402に転送する。次に、S1004にて、各演算素子400(x, y)に、x方向において隣接する位置($x+1, y$)の演算素子400($x+1, y$)のx方向モーメント値($(x+1) \cdot I(x+1, y)$)を転送する。当該x方向モーメント値($(x+1) \cdot I(x+1, y)$)をBラッチへ格納し(S1006)、AラッチとBラッチの値を加算することにより、当該隣り合う2つの画素におけるx方向モーメント値の加算を行い、加算結果をレジスタマトリックス401を介してAラッチ402へと格納する(S1008~S1012)。この結果、各画素400(x, y)には、2画素分のx方向モーメント値の和($x \cdot I(x, y) + (x+1) \cdot I(x+1, y)$)が格納されることになる。

次に、初期設定として $i=1$ とした(S1014)後、各演算素子400(x, y)は、S1018~S1026において、格納している加

算結果 $(x \cdot I(x, y) + (x+1) \cdot I(x+1, y))$ と、 x 方向において2つ目に隣接する画素位置 $(x+n, y)$ (ここで、 $n=2^1$ 、この場合、 $n=2^1=2$) の演算素子400 $(x+2, y)$ に格納されている加算結果 $((x+2) \cdot I(x+2, y) + (x+3) \cdot I(x+3, y))$ とを加算する転送・加算処理を行う。

続いて、 i を1インクリメントしつつ (S1028)、S1018～S1030の処理を繰り返すことにより、4個 ($n=2^2$) 隣、8個 ($n=2^3$) 隣、16個 ($n=2^4$) 隣、32個 ($n=2^5$) 隣、64 ($n=2^6$) 隣、…と進めて、 $(N1/2)$ 隣まで転送・加算を繰り返す。その結果、各行における全ての x 方向モーメント値の加算結果 $1 \cdot I(1, y) + 2 \cdot I(2, y) + \dots + N1 \cdot I(N1, y)$ が、当該行の先頭にある演算素子400 $(1, y)$ に得られる。

次に、初期設定として $j=0$ とした (S1032) 後、S1034～S1040にて、各演算素子400 (x, y) は、その加算結果と、 y 方向において隣接する位置 $(x, y+m)$ (ここで、 $m=2^1$ 、この場合、 $m=2^1=1$) の演算素子400 $(x, y+m)$ (この場合、400 $(x, y+1)$) の加算結果とを、加算する転送・加算処理を行う。

続いて、 j を1インクリメントしつつ (S1044)、S1046～S1048の処理を繰り返すことにより、2つ ($m=2^1$) 隣、4つ ($m=2^2$) 隣、8つ ($m=2^3$) 隣、16個 ($m=2^4$) 隣、32個 ($m=2^5$) 隣、64 ($m=2^6$) 隣、…と進めて、 $(N2/2)$ 隣まで転送・加算を繰り返す。この結果、全画素の x 方向モーメント値の加算結果 $\sum x \cdot I(x, y)$ が、演算素子アレイ40の先頭にある演算素子400 $(1, 1)$ に得られ、総和演算処理 (S420) が終了する。

総和演算処理 (S420) が終了すると、S430に移行する (第11図)。

S 4 3 0 では、先頭画素位置 (1, 1) を選択するための画素選択処理を行う。

当該画素選択処理では、第 1 0 (C) 図を参照して説明した画素選択処理と同一の処理を行う。その結果、S 1 1 1 4 ~ S 1 1 1 6 にて、先頭演算素子 4 0 0 (1, 1) にのみ乗算結果 (1) が設定され、他の演算素子 4 0 0 では、乗算結果 (0) が設定される。

画素選択処理 (S 4 3 0) が終了すると、S 4 3 2 に移行する (第 1 1 図)。S 4 3 2 では、画素選択処理 (S 4 3 0) にて得られた乗算結果を、レジスタマトリックス 4 0 1 から A ラッチ 4 0 2 に転送する。次に、総和演算処理 (S 4 2 0) にて最終的に求められた総和演算結果を、やはりレジスタマトリックス 4 0 1 から B ラッチ 4 0 3 に転送する (S 4 3 4)。ついで、ALU 4 0 4 にて、A ラッチ 4 0 2 の値と B ラッチ 4 0 3 の値の乗算を行う (S 4 3 6)。この結果、先頭アドレス (1, 1) の演算素子 4 0 0 には、総和演算結果 $\sum \sum x \cdot I(x, y)$ と (1) との乗算結果として、x 方向モーメント総和 $\sum \sum x \cdot I(x, y)$ が求められる。一方、他の演算素子 4 0 0 では、総和演算結果と 0 (ゼロ) との乗算の結果として、ゼロ (0) が得られる。次に、S 4 3 8 にて、当該乗算結果をレジスタマトリックス 4 0 1 に格納し、S 4 4 0 にて、当該乗算結果を、レジスタマトリックス 4 0 1 の出力アドレス「28」より出力バス 1 5 5 に出力する。この結果、全演算素子 4 0 0 での S 4 3 6 の乗算結果が出力バス 1 5 5 に出力されることになる。ここで、先頭位置の演算素子 4 0 0 (1, 1) のみが乗算結果として x 方向モーメント総和 $\sum \sum x \cdot I(x, y)$ を出力し、残りの全ての演算素子は乗算結果としてゼロ (0) を出力する。したがって、出力バス 1 5 5 は、これら全演算素子 4 0 0 からの演算結果の OR 論理演算結果たる x 方向モーメント総和 $\sum \sum x \cdot I(x, y)$ を制御回路 1 5 に転送することになる。

次に、S 4 5 0において、CPU 1 5 0は、当該受け取ったx方向モーメント総和 $\sum \sum x \cdot I(x, y)$ を画像強度総和 $\sum \sum I(x, y)$ で除算することにより、重心のx座標を求める。

次に、処理は、S 5 0 0へ以降し、S 5 0 0において、重心のy座標を、重心のx座標を求めたのと同様な方法で求める。

すなわち、第12図に示すように、まず、S 5 0 2にて、CPU 1 5 0は、各画素のy方向位置情報(xアドレスデータ“y”)をメモリ1 5 1から読みだし、各演算素子4 0 0に転送する。この転送は、各yアドレスデータ“y”をy方向のデータバッファ2 0に一旦格納し、y方向データバス1 8の対応するデータライン1 8 0 yを用いてビットシリアル方式によって下位ビットより1ビットづつ順番に転送することで行う。ここで、y方向データバス1 8の各y方向データライン1 8 0 yに接続されている画素のyアドレスデータ“y”は、互いに等しく、かつ、1 ~ N 2のいずれかの値の2進数データである。したがって、各データライン1 8 0 yでは、対応するyアドレス“y”の2進数データを、その下位ビットから順に $\log_2(N 2)$ ビット転送することにより、対応するyアドレスの全演算素子4 0 0(x, y)に転送することが可能である。

各演算素子4 0 0(x, y)では、転送されたyアドレスデータ“y”がそのレジスタマトリックス4 0 1に格納され(S 5 0 4)、その後、下位ビットからBラッチ4 0 3へと読み込まれる(S 5 0 6)。一方、画像データI(x, y)が、再び、レジスタマトリックス4 0 1を通じてAラッチ4 0 2に読み込まれる(S 5 0 8)。ALU 4 0 4で、Aラッチ4 0 2の値とBラッチ4 0 3の値の乗算を行い(S 5 1 0)、演算結果たるy方向モーメント値(y · I(x, y))をレジスタマトリックスに格納する(S 5 1 2)。

次に、S 5 2 0にて、全画素における y 方向モーメント値($y \cdot I(x, y)$)の総和を求めるための総和演算処理を行う。

当該総和演算処理(S 5 2 0)では、第10(B)図を参照して説明した総和演算処理を、 y 方向モーメント値($y \cdot I(x, y)$)を目的データとして行う。

具体的には、S 1 0 0 2にて、各演算素子において、総和を求めたい目的データである y 方向モーメント値($y \cdot I(x, y)$)を、レジスタマトリックス4 0 1からAラッチ4 0 2に転送する。次に、S 1 0 0 4にて、各演算素子4 0 0(x, y)に、 x 方向において隣接する位置($x + 1, y$)の演算素子4 0 0($x + 1, y$)の y 方向モーメント値($y \cdot I(x + 1, y)$)を転送する。当該 y 方向モーメント値($y \cdot I(x + 1, y)$)をBラッチへ格納し(S 1 0 0 6)、AラッチとBラッチの値を加算することにより、当該隣り合う2つの画素における y 方向モーメント値の加算を行い、加算結果をレジスタマトリックス4 0 1を介してAラッチ4 0 2へと格納する(S 1 0 0 8~S 1 0 1 2)。この結果、各画素4 0 0(x, y)には、2画素分の y 方向モーメント値の和($y \cdot I(x, y) + y \cdot I(x + 1, y)$)が格納されることになる。

次に、初期設定として $i = 1$ とした(S 1 0 1 4)後、各演算素子4 0 0(x, y)は、S 1 0 1 8~S 1 0 2 6において、格納している加算結果($y \cdot I(x, y) + y \cdot I(x + 1, y)$)と、 x 方向において2つ目に隣接する画素位置($x + n, y$) (ここで、 $n = 2^i$ 、この場合、 $n = 2^1 = 2$)の演算素子4 0 0($x + 2, y$)に格納されている加算結果($y \cdot I(x + 2, y) + y \cdot I(x + 3, y)$)とを加算する転送・加算処理を行う。

続いて、 i を1インクリメントしつつ(S 1 0 2 8)、S 1 0 1 8~S 1 0 3 0の処理を繰り返すことにより、4個($n = 2^2$)隣、8個(n

$= 2^3$) 隣、16個 ($n = 2^4$) 隣、32個 ($n = 2^5$) 隣、64 ($n = 2^6$) 隣、…と進めて、($N1/2$) 隣まで転送・加算を繰り返す。その結果、各行における全ての y 方向モーメント値の加算結果 $y \cdot I(1, y) + y \cdot I(2, y) + \dots + y \cdot I(N1, y)$ が、当該行の先頭にある演算素子 400 (1, y) に得られる。

次に、初期設定として $j = 0$ とした (S1032) 後、S1034 ~ S1040 にて、各演算素子 400 (x, y) は、その加算結果と、 y 方向において隣接する位置 ($x, y+m$) (ここで、 $m = 2^j$ 、この場合、 $m = 2^0 = 1$) の演算素子 400 ($x, y+m$) (この場合、400 ($x, y+1$)) の加算結果とを、加算する転送・加算処理を行う。この結果、各行の先頭位置の演算素子 400 (1, y) には、2行分の加算結果の和 ($y \cdot I(1, y) + y \cdot I(2, y) + \dots + y \cdot I(N1, y)$) + (($y+1$) $\cdot I(1, y+1) + (y+1) \cdot I(2, y+1) + \dots + (y+1) \cdot I(N1, y+1)$) が得られる。

続いて、 j を1インクリメントしつつ (S1044)、S1046 ~ S1040 の処理を繰り返すことにより、2つ ($m = 2^1$) 隣、4つ ($m = 2^2$) 隣、8つ ($m = 2^3$) 隣、16個 ($m = 2^4$) 隣、32個 ($m = 2^5$) 隣、64 ($m = 2^6$) 隣、…と進めて、($N2/2$) 隣まで転送・加算を繰り返す。この結果、全画素の y 方向モーメント値の加算結果 $\sum y \cdot I(x, y)$ が、演算素子アレイ 40 の先頭にある演算素子 400 (1, 1) に得られ、総和演算処理 (S520) が終了する。

総和演算処理 (S520) が終了すると、S530に移行する (第12図)。

S530では、先頭画素位置 (1, 1) を選択するための画素選択処理を行う。

当該画素選択処理では、第10 (C) 図を参照して説明した画素選択

処理と同一の処理を行う。その結果、S 1 1 1 4～S 1 1 1 6にて、先頭演算素子4 0 0 (1, 1)にのみ乗算結果(1)が設定され、他の演算素子4 0 0では、乗算結果(0)が設定される。

5 画素選択処理(S 5 3 0)が終了すると、S 5 3 2に移行する(第12図)。S 5 3 2では、画素選択処理(S 5 3 0)にて得られた乗算結果を、レジスタマトリックス4 0 1からAラッチ4 0 2に転送する。次に、総和演算処理(S 5 2 0)にて最終的に求められた総和演算結果を、やはりレジスタマトリックス4 0 1からBラッチ4 0 3に転送する(S 5 3 4)。ついで、ALU 4 0 4にて、Aラッチ4 0 2の値とBラッチ4 0 3の値の乗算を行う(S 5 3 6)。この結果、先頭アドレス(1, 1)の演算素子4 0 0には、総和演算結果 $\sum \sum y \cdot I(x, y)$ と(1)との乗算結果として、y方向モーメント総和 $\sum \sum y \cdot I(x, y)$ が求められる。一方、他の演算素子4 0 0では、総和演算結果と0(ゼロ)との乗算の結果として、ゼロ(0)が得られる。次に、S 5 3 8にて、当該乗算結果をレジスタマトリックス4 0 1に格納し、S 5 4 0にて、当該乗算結果を、レジスタマトリックス4 0 1の出力アドレス「28」より出力バス1 5 5に出力する。この結果、全演算素子4 0 0でのS 5 3 6の乗算結果が出力バス1 5 5に出力されることになる。ここで、先頭位置の演算素子4 0 0 (1, 1)のみが乗算結果としてy方向モーメント総和 $\sum \sum y \cdot I(x, y)$ を出力し、残りの全ての演算素子は乗算結果としてゼロ(0)を出力する。したがって、出力バス1 5 5は、これら全演算素子4 0 0からの演算結果のOR論理演算結果たるy方向モーメント総和 $\sum \sum y \cdot I(x, y)$ を制御回路1 5に転送することになる。

25 次に、S 5 5 0において、CPU 1 5 0は、当該受け取ったy方向モーメント総和 $\sum \sum y \cdot I(x, y)$ を画像強度総和 $\sum \sum I(x, y)$ で除算することにより、重心のx座標を求める。

(実施例 2)

本システムの並列演算方法は、すべての演算素子において同等の演算を行う SIMD と呼ばれる方式であるが、場合によっては、各画素ごとに違う演算をさせたり、ある画素のみに特別な演算を行わせることができれば、より柔軟性のある処理が可能となる。ここで、本実施形態によれば、データバス 17、18 を利用することで、各演算素子 400 に対して異なった演算を行わせることが可能となっている。x 方向データバス 17 および y 方向データバス 18 を用いて、各演算素子 400 に演算制御データを転送することができるからである。

例えば、ある画素のみに特別な演算を行わせたい場合、x 方向データバス 17 と y 方向データバス 18 から、目的の画素（例えば、 (x_1, y_1) ）を指定し、 (x_1, y_1) のラインにのみ 1、他には 0 を転送し、この値と演算素子 400 が保持している値を掛け合わせた後に画像処理演算を行えば、位置 (x_1, y_1) の演算素子 400 のみで画像処理演算がなされることになる。

具体的には、第 8 図の画像処理工程 S110 において、第 13 図のような所望位置演算処理（S600）を行うことが可能である。

なお、所望位置演算処理（S600）がスタートした際には、入力画像 D の各画素の画像データ $I(x, y)$ は、既に、S104（第 8 図）にて、転送用シフトレジスタ 410 から各演算素子 400 (x, y) のレジスタマトリックス 401 へ転送され、当該レジスタマトリックス 401 のある領域へ格納されている。

当該所望位置演算処理（S600）では、まず、S610 において、所望の画素位置 (x_1, y_1) を選択するための画素選択処理を行う。当該画素選択処理（S610）では、当該所望の画素位置 (x_1, y_1) を選択するよう、第 10（C）図を参照して説明した画素選択処理を行

う。

具体的には、CPU150は、S1102～S1106において、目的のxアドレスx1のx方向データライン170x ($x=x1$) にデータ(1)を転送し、残りの全てのx方向データライン170x ($x \neq x1$) にデータ(0)を転送することで、全演算素子400のうち、xアドレスがx1の演算素子400 ($x1, y$) ($1 \leq y \leq N2$) にのみデータ(1)をセットし、それ以外の演算素子400にデータ(0)をセットする。次に、S1108～S1112において、目的のyアドレスy1のy方向データライン180y ($y=y1$) にデータ(1)を転送し、残りの全てのy方向データライン180y ($x \neq x1$) にデータ(0)を転送することで、全演算素子400のうち、yアドレスがy1の演算素子400 ($x, y1$) ($1 \leq x \leq N1$) にのみデータ(1)をセットし、それ以外の演算素子400にデータ(0)をセットする。

ついで、各演算素子400 (x, y) にて、上記x方向データライン170xからの転送データとy方向データライン180yからの転送データとの乗算を行い(S1114)、乗算結果をレジスタマトリックス401に格納して(S1116)、画素選択処理(S610)を終了する。この結果、所望のアドレス($x1, y1$)の演算素子400 ($x1, y1$)のみで乗算結果が1となり、それ以外の演算素子400では乗算結果は0となる。

選択処理(S610)が終了すると、S612に移行する(第13図)。S612では、上記画素選択処理(S610)の乗算結果をレジスタマトリックス401からAラッチ402に転送する。次に、演算に供しようとする目的のデータ(例えば、画像データI(x, y))を、レジスタマトリックス401からBラッチ403に転送し(S614)、Aラッチ402の値とBラッチ403の値の乗算を行う(S616)。この結果、

目的の画素位置 (x 1, y 1) の演算素子 4 0 0 でのみ目的データそのものが得られ、それ以外の演算素子 4 0 0 では、ゼロ (0) データが得られる。当該乗算結果をレジスタマトリックス 4 0 1 に格納した (S 6 1 8) のち、S 6 2 0 にて、当該乗算結果に対する所望の演算処理を行う。具体的には、S 6 1 6 の乗算結果をレジスタマトリックス 4 0 1 から A ラッチ 4 0 2 または B ラッチ 4 0 3 に転送し、A L U 4 0 4 により所定の演算処理を行う。この結果、目的の画素位置 (x 1, y 1) のみで、目的のデータに対する演算処理が行われ、当該画素位置以外では、ゼロ (0) データに対して演算処理が行われることになる。演算結果は、出力バス 1 5 5 を介して制御回路 1 5 に出力される。

なお、S 6 2 0 では、演算を行わず、S 6 1 6 で得られた乗算結果を、そのまま、出力アドレス「2 8」から出力バス 1 5 5 を介して制御回路 1 5 に出力するようにしてもよい。このようにすれば、所望のアドレス (x 1, y 1) で得られた所望のデータ (例えば、画像データ I (x, y)) のみを制御回路 1 5 に出力することができる。

また、上記所望位置演算処理 (S 6 0 0) を、その演算処理 (S 6 2 0) の内容を変更しつつ個々の演算素子 (画素) を選択しながら行えば、個々の演算素子に異なった演算処理を実行させることもできる。

さらに、画素選択処理 (S 6 1 0) では、単一の画素のみを選択せず、複数の画素を選択するようにしてもよい。すなわち、当該複数の画素の x アドレス及び y アドレスに対応する x 方向データライン 1 7 0 x と y 方向データライン 1 8 0 y にデータ (1) を転送し、それ以外のデータラインにデータ (0) を転送するようにしてもよい。選択された複数の画素のみで、S 1 1 1 4 (第 1 0 (C) 図) の乗算結果が 1 となり、その結果、S 6 1 6 (第 1 3 図) での乗算結果として目的データが得られる。従って、S 6 2 0 では、当該選択された複数の画素において目的の

データに対する所望の演算を行うことができる。

S 6 2 0で行われる演算としては、後述するエッジ抽出処理等、様々な演算処理を行うことができる。

(実施例 3)

- 5 また、データバス 1 7, 1 8を用いることで、全演算素子 4 0 0で所定の演算を行なった後、ある 1つの演算素子 4 0 0のレジスタマトリックス 4 0 1の中身(演算結果)だけを選択的に取り出すことも可能である。

- 10 具体的には、第 8 図の画像処理工程 S 1 1 0において、第 1 4 図のような演算一抽出処理 (S 6 5 0)を行うことが可能である。

- なお、演算一抽出処理 (S 6 5 0)がスタートした際には、入力画像 Dの各画素の画像データ I (x, y)は、既に、S 1 0 4 (第 8 図)にて、転送用シフトレジスタ 4 1 0から各演算素子 4 0 0 (x, y)のレジスタマトリックス 4 0 1へ転送され、当該レジスタマトリックス 4 0 1のある領域へ格納されている。
- 15

 当該演算一抽出処理 (S 6 5 0)では、まず、S 6 6 0において、各演算素子 4 0 0に、画像データ I (x, y)に対する所望の演算を行わせる。当該所望の演算としては、後述するエッジ抽出処理等、様々な演算処理が考えられる。

- 20 次に、目的の画素位置 (x 1, y 1)を選択するための画素選択処理 (S 6 8 0)を行う。当該画素選択処理 (S 6 8 0)では、第 1 0 (C)図を参照して説明した画素選択処理を目的の画素 (x 1, y 1)に対して行う。この結果、目的の演算素子 4 0 0 (x 1, y 1)のみで S 1 1 1 4の乗算結果として (1)が設定され、それ以外の演算素子 4 0 0では S 1 1 1 4の乗算結果として (0)が設定される。
- 25

 選択処理 (S 6 8 0)が終了すると、S 6 8 2に移行する (第 1 4 図)。

S 6 8 2では、上記画素選択処理（S 6 8 0）の乗算結果をレジスタマトリックス4 0 1からAラッチ4 0 2に転送する。次に、抽出したい目的のデータ（S 6 6 0の演算結果）を、レジスタマトリックス4 0 1からBラッチ4 0 3に転送し（S 6 8 4）、Aラッチ4 0 2の値とBラッチ4 0 3の値の乗算を行う（S 6 8 6）。この結果、目的の画素位置（x 1, y 1）の演算素子4 0 0でのみ演算結果データそのものが得られ、それ以外の演算素子4 0 0では、ゼロ（0）データが得られる。この乗算結果をレジスタマトリックス4 0 1に格納した（S 6 8 8）のち、S 6 9 0にて、出力アドレス「2 8」から出力バス1 5 5へ出力する。全演算素子4 0 0からS 6 8 6の乗算結果が出力バス1 5に出力される結果、これら全演算素子の乗算結果のOR論理演算出力として、目的の画素4 0 0（x 1, y 1）における演算結果が、制御回路1 5に出力されることになる。

（実施例4）

15 なお、x方向データバス1 7及びy方向データバス1 8としては、制御回路1 5から演算素子4 0 0への転送／書き込み機能のみを有する一方向性のデータバスではなく、制御回路1 5から演算素子4 0 0への転送／書き込み機能と演算素子4 0 0から制御回路への出力／転送機能とを有する双方向性のデータバスを使用してもよい。レジスタマトリックスのアドレス「3 0」及び「3 1」をy方向データライン1 8 0 y及びx方向データライン1 7 0 xへのデータの出力にも用いることで、演算素子4 0 0の計算結果をx方向データライン1 7 0 xまたはy方向データライン1 8 0 yを介して制御回路1 5に出力することができるようになる。

25 さらに、データバス1 7及び1 8として双方向性のものを採用し、これらを双方向に使用すれば、x方向、y方向のある位置の演算素子4 0

0からの信号を制御回路15が受信することが可能となる。この機能を利用すれば、例えばある検索画像 ($m_1 \times m_2$ 画素) を並列演算によって探したい場合には、制御装置15は、一致信号が得られた位置をデータバスを通じて高速に確認できる。

5 当該画像検索の具体例を以下説明する。

この検索は、検索パターンPが入力画像D ($= I(x, y)$ 、ここで、 $1 \leq x \leq N_1$ 、 $1 \leq y \leq N_2$) 内にあるか、あるとすればいずれの位置にあるかを見つける作業である。マッチングのアルゴリズムには多くの研究例があるが、ここでは、最も簡単な次の計算式で示される画像間の距離 ERROR (p, q) が、あるしきい値より小さい時に同一画像とみなすアルゴリズムを用いるものとする。ここで、(p, q) は、画像D内の基準画素 (x, y) の位置である。

$$\text{ERROR}(p, q) = \sum_{i=1}^{m_1} \sum_{j=1}^{m_2} |I(p+i, q+j) - P(i, j)| \quad (2)$$

このアルゴリズムに基づく検索処理 (S700) のフローチャートを第15図に示し、同図を参照しつつデータ処理の流れを以下に説明する。

15 ここで、この検索処理 (S700) も、第8図の画像処理工程S110において実行されるものである。また、各画素 (x, y) を、それぞれ、画像検索の基準位置 (p, q) とする。さらに、検索画像Pの画像データ $P(i, j)$ ($1 \leq i \leq m_1$ 、 $1 \leq j \leq m_2$) は、制御回路15のメモリ151に格納されている。

20 なお、検索処理 (S700) がスタートした際、入力画像Dの各画素

の画像データ $I(x, y)$ (以下、 $I(p, q)$ という) は、既に、S 104 (第8図) にて、転送用シフトレジスタ 410 から各演算素子 400 (x, y) (以下、400 (p, q) という) のレジスタマトリックス 401 へ転送され、当該レジスタマトリックス 401 のある領域へ格納されている。

5 検索処理 (S 700) では、CPU 150 は、まず、ステップ S 702 において、初期状態を設定する。具体的には、検索パターン P 中のマッチング検出位置 (i, j) に先頭位置 (1, 1) を設定し、各演算素子 400 (p, q) のレジスタマトリックス 401 に格納しようとする計算結果 $E_r(p, q)$ をリセットする。

ステップ S 703 で、検索パターン P 内の現在の検出位置 (i, j) (ここでは、先頭位置 (1, 1)) の画像データ $P(i, j)$ をメモリ 151 から読みだし、データバス 17、18 を介して、各演算素子 400 へと転送する。

15 ステップ S 704 においては、各演算素子 400 (p, q) において、レジスタマトリックス 401 のある領域に格納されている当該画素の画像データ $I(p, q)$ と検索パターンのマッチング検出位置の画像データ $P(i, j)$ との差の絶対値を求め、 $E_r(p, q)$ に加算する。ここでは、具体的には、画像データ $I(p, q)$ と検索画像の先頭位置の画像データ $P(1, 1)$ との差の絶対値を求め、レジスタマトリックス 401 の別の領域を割り当てて $E_r(p, q)$ として格納する。

20 ステップ S 705 では、CPU 150 は、検出位置 (i, j) が最終位置 ($m1, m2$) に到達しているか否かを判定する。ここでは、検出位置 (i, j) は、まだ先頭位置 (1, 1) なので、最終位置には到達しておらず (ステップ 705 で No)、ステップ S 706 へと移行する。

25 ステップ S 706 では、 $i \neq m1$ の場合は、 i の値のみを 1 増加させ、

$i = m1$ の場合は、 x 方向の端に達したとして i を 1 にリセットし、 j の値を 1 増加させる。ここでは、 $i = 1$ 、 $j = 1$ の場合なので、 $i = 2$ 、 $j = 1$ へと更新される。そして、ステップ S 7 0 7 では、位置 $(p + i - 1, q + j - 1)$ の画像データ、ここでは、位置 $(p + 1, q)$ の画像データ I $(p + 1, q)$ を、演算素子 4 0 0 (p, q) のレジスタマトリックス 4 0 1 に転送する。具体的には、レジスタマトリックス 4 0 1 の近傍転送機能を利用して、隣の画素 4 0 0 $(p + 1, q)$ に格納されている画像データ値 I $(p + 1, q)$ を、当該画素 4 0 0 (p, q) の空いている領域に転送することでこの転送は行われる。

転送が終了したら、ステップ S 7 0 3 に戻り、CPU 1 5 0 は、検索パターン P 内の現在の検出位置 (i, j) (ここでは、位置 $(2, 1)$) の画像データ P (i, j) をメモリ 1 5 1 から読みだし、データバス 1 7、1 8 を介して、各演算素子 4 0 0 (p, q) へと転送する。ステップ S 7 0 4 において、各演算素子 4 0 0 (p, q) は、現在レジスタマトリックス 4 0 1 に格納されている隣接画素の画像データ I $(p + 1, q)$ と検索パターンの現在のマッチング検出位置の画像データ P (i, j) との差の絶対値を求め、E r (p, q) に加算する。検出位置 (i, j) が最終位置 $(m1, m2)$ に到達していないので (S 7 0 5 で N o)、S 7 0 6 に進み、検出位置 (i, j) を更新する。

かかる処理 (ステップ S 7 0 3 ~ S 7 0 7) を、検出位置 (i, j) が最終位置 $(m1, m2)$ に到達するまで、繰り返す。

このように、ステップ S 7 0 4 で繰り返し加算を行うことにより、各演算素子 4 0 0 (p, q) において、ERROR (p, q) を求めることができる。

また、ステップ S 7 0 7 による転送は、レジスタマトリックス 4 0 1 の転送機能を利用して、 x 方向、 y 方向にそれぞれ順次隣の画素に転送

していくことで転送を行えばよい。

検出位置が最終位置 ($m1, m2$) に達し、 $ERROR(p, q)$ が求まると、ステップ S705 (S705でYes) からステップ S708 へと移行する。ステップ S708 においては、CPU150は、閾値 E_{th} を設定し、ステップ S709 で、設定した閾値 E_{th} データを、データバス17または18を介して、各演算素子400へと転送する。

各演算素子400 (p, q) は、ステップ S710 で、閾値 E_{th} と求めた $ERROR(p, q)$ 、つまり、 $E_r(p, q)$ とを比較する。具体的には、各演算素子400は、 $ERROR(p, q) - 閾値 E_{th}$ の演算を行い、この結果のサインビット (正負の符号) のビットを、比較結果として出力する。すなわち、 $E_r(p, q)$ が閾値 E_{th} 以下の場合は、ステップ S711 に移行して1を出力し、 $E_r(p, q)$ が閾値 E_{th} より大きい場合は、ステップ S712 に移行して0を出力する。各演算素子400は、これら出力データを、データバス17及び18に出力する。CPU150は、これらデータバス17, 18からの出力信号の総和をとることで、1を出力した演算素子400の個数をカウントする。

ステップ S713 では、CPU150は、この個数を判定し、出力個数が0の場合は、ステップ S714 に移行して、マッチング画像なしとの判定結果を出力する。

出力個数が1個の場合は、データバス17, 18のうち、それぞれ単一のデータライン170x、180yのみにおいて1の出力信号が得られている。したがって、CPU150は、S715において、1の出力信号が得られている出力信号線170x、180yの位置x、yに基づいて、1を出力した演算素子400の位置データ (p, q) を求める。

なお、S715では、データバス17, 18の代わりに出力バス155を利用してもよい。すなわち、各演算素子400に対し、S710の

判断結果としての出力（0または1）とその位置データ（p、q）とを乗算させ、その乗算結果を出力バス155に出力させるようにしてもよい。この場合、S710の判断結果として出力信号1を出力した画素（マッチング位置画素）のみが、その位置データ（p、q）を出力する。他の画素は、その出力信号（0）と位置データ（p、q）との乗算結果である（0）を出力する。したがって、マッチング位置の位置データ（p、q）のみが、出力バス155を介して、制御回路15に転送されることになる。かかる方法によれば、マッチング位置データ（p、q）のみならず、他のマッチング演算結果（例えば、入力画像Dと検索パターンPとの差の絶対値等）も制御回路15に転送させることができる。

一方、出力個数が2個以上あった場合は、ステップS716で閾値 E_{th} を小さく変更してステップS709に戻り、出力個数が1個になるまで閾値 E_{th} を小さくしていくことで絞り込みを行う。

以上のように、本実施形態の高速視覚センサ装置10は、受光素子アレイ11の各行の全受光素子120に対して1個のA/D変換器210を対応させたA/D変換器アレイ13と、受光素子120と1対1に対応する演算素子400と転送用シフトレジスタ410とからなる並列処理機構14とを備え、さらに、演算素子400にデータ転送を行うデータバス17、18とデータバッファ19、20を備えている。演算素子400は並列処理により近傍画素間の画像処理演算を高速で行うことができ、データバス17、18を利用することで外部からデータ転送の必要な演算処理も高速で行うことができる。

また、本実施形態の高速視覚センサ装置10によれば、画像処理ステップS110においては、上述の画像処理（第9図～第15図）を行うにあたり、その前処理として、入力画像I（x、y）に様々な画像処理を行うこともできる。

例えば、エッジ抽出を行うことができる。ここで、「エッジ抽出」は画像処理において最も頻繁に利用される処理である。最も簡単に演算する場合は、左方向に隣接する1個の画素の強度値との差分による2近傍演算を用いた2近傍エッジ抽出が用いられる。

- 5 具体的には、位置 (x, y) における入力画像強度 $I(x, y)$ に対し、求める2近傍エッジ抽出画像の画像強度データの値 $I'(x, y)$ は、以下の式で表わされる。

$$I'(x, y) = |I(x, y) - I(x-1, y)|$$

- 10 S110の画像処理ステップにおいて当該2近傍エッジ抽出を前処理として行う場合には、上記(実施例1)～(実施例4)の演算処理工程S300, S600, S650, S700の前に、第16図に示すような2近傍エッジ抽出工程(S1200)を行う。

- 15 具体的には、まず、各演算素子400 (x, y) において、4近傍入力端子から左隣の隣接画素のデータ $I(x-1, y)$ を当該演算素子400 (x, y) のレジスタマトリックス401へと転送／格納する(S1210)。次に、レジスタマトリックス401に現在格納されている $I(x, y)$ と $I(x-1, y)$ のデータをAラッチ402とBラッチ403にそれぞれ転送し(S1211)、ALU404により両者の差分を計算する(S1212)。計算結果は一旦レジスタマトリックス401に格納する(S1213)。計算完了後、計算結果を再びAラッチ402へと読み出して(S1214)、差分の絶対値をALU404で求める(S1215)。計算結果を再度レジスタマトリックス401へと格納する(S1216)。

- 20 こうして得られた2近傍エッジ抽出画像 $I'(x, y)$ に対して、(実施例1)～(実施例4)の画像演算工程(S300, S600, S650, S700)を行うようにする。

なお、4近傍エッジ抽出を行う場合には、位置(x, y)における入力画像強度I(x, y)に対し求める4近傍エッジ抽出画像の画像強度データの値I'(x, y)は、以下の式で表せる。

$$I'(x, y) = I(x, y-1) + I(x, y+1) + I(x-1, y) + I(x+1, y) - 4I(x, y)$$

また、4近傍平滑化を行う場合には、求める4近傍平滑画像の画像強度データの値I'(x, y)は、以下の式で表せる。

$$I'(x, y) = (4I(x, y) + I(x-1, y) + I(x+1, y) + I(x, y-1) + I(x, y+1)) / 8$$

上記アルゴリズムの他、画像処理でよく用いられるアルゴリズムのいくつかについて、本実施形態により演算を行った場合のステップ数、処理時間の例を表1に示す。

処 理 名 称		ス テ ッ プ 数	所 要 時 間 (μ s)
2近傍エッジ検出	1bit 入出力	5	0.40
4近傍エッジ検出	1bit 入出力	11	0.72
4近傍平滑化	1bit 入出力	14	1.0
4近傍エッジ検出	8bit 入出力	70	5.6
4近傍エッジ検出	8bit 入出力	96	7.7
4近傍細線化	1bit 入出力	23	1.9
8近傍細線化	1bit 入出力	53	4.2
コンボリューション	1bit 入力、4bit 出力	40	3.2
コンボリューション	4bit 入力、11bit 出力	372	30
Poisson 方程式	1bit 入力、8bit 出力	63	5.0

表 1

表1から明らかなように、本実施形態では、一般的な画像処理（例え

ば、平滑化、細線化、コンボリューション、相関、マスク処理) 演算を完全並列処理により、非常に高速で行うことができる。したがって、これまでの視覚センサ装置では演算処理速度、転送速度が遅いために制限されていたFAロボット制御などの分野への応用が可能になる。

- 5 なお、表1に示される演算時間は、転送用シフトレジスタ410による画像データの転送時間は含んでいない。転送データ速度は、A/D変換器210の変換スピードによって制限されるが、これを例えば、1ビット当たり1マイクロ秒とすると、 128×128 画素 $\times 8$ ビットの画像データを128行で並列転送する場合に要する時間は、 128 (画素)
10 $\times 8$ (ビット) $\times 1$ (マイクロ秒/ビット) ≈ 1 ミリ秒となる。本実施形態では、この転送を演算処理と並行して行う。

- 本実施形態が目指しているのは、実用的な高速性と十分な解像度を有する画像処理システムである。FAシステムにおけるロボット制御には、受光素子120を 128×128 個以上配列する解像度が必要とされる。
15 本実施形態によれば、受光素子アレイ11と並列処理機構14を分離でき、それぞれの集積度を高められるため、この解像度を十分に実現できる。また、処理速度の目安としては、ロボットのアクチュエータの速度(1~10ミリ秒)が必要である。本実施形態では、この処理速度は、A/D変換器210におけるA/D変換処理速度によって決まるが、
20 十分に高速化が可能である。

- 例えば、本実施形態での1画素あたりのA/D変換速度は、1ビットあたり1マイクロ秒となる。例えば、入力アナログ信号を6ビット(64階調)でデジタル変換する場合には、1行分の128個の受光素子120の出力信号をデジタル変換するのに必要な時間は、 6 マイクロ秒 \times
25 $128 = 0.768$ ミリ秒となる。画像処理については、各受光素子に1対1に対応して演算素子が配置され、全演算素子で並列処理されるた

め、表1に示すように、0.4ミリ秒以下でほとんどの演算処理が行える。さらに、演算処理と転送処理を並行して行えるので、それぞれの処理の空き時間を減らすことができ、処理全体の時間を短縮することができる。

5 また、前述したように本実施形態のA/D変換器210は、最上位ビットからA/D変換を行う。したがって、所望のビット数まで変換した時点で、リセット信号Rを送出し、次の光信号のA/D変換に移ることにより、A/D変換の階調を変更することができる。これにより、より高速で、複雑な処理を行うことが可能となる。例えば、移動物体のトラッキングをするような場合に、物体が高速で移動している場合は、画像を1ビットの2値レベルで演算処理するように制御すれば、転送時間は、
10 前述の6ビットの時の6分の1の0.128ミリ秒に短縮され、高速フィードバック制御に適用できる。逆に、低速で動いている場合には、階調を上げることにより、より精度を向上させて、追従させることができる。
15

ただし、A/D変換器から出力されるビット長を可変にする場合は、転送用シフトレジスタでは入力データのビット長を調整して固定長にする必要がある。なぜなら、例えば、通常データの長が8ビットの場合の転送用シフトレジスタラインには、固定長で8ビット×行内画素数(N
20 1)のシフトレジスタが用いられる。そして、8ビットずつ区切った個々のシフトレジスタがそれぞれの位置に対応する各画素用の転送用シフトレジスタとして機能する。したがって、ビット長を8ビットに合わせないと、画像データが対応する位置の転送用シフトレジスタに正しく転送されないことになるからである。このため、転送用シフトレジスタに送る時点でダミー信号を加えて合計8ビットになるようにすることでデータが正しく転送される。
25

以上説明したように、本実施形態のセンサ装置 10 では、受光素子アレイ 11 の各行の受光素子 120 に対して 1 個の A/D 変換器 210 を対応させた A/D 変換器アレイ 13 と、受光素子 120 と 1 対 1 に対応する演算素子 400 と転送用シフトレジスタ 410 とからなる並列処理機構 14 とを備えている。このように受光素子 120 と 1 対 1 に対応する演算素子 400 を有しているので、並列処理により近傍画素間の画像処理演算を高速で行うことができる。

さらに、A/D 変換器 210 を 1 行ごとに設けているので、A/D 変換器 210 を受光素子 120 毎に設けた場合に比較して、受光素子 120 と演算素子 400 間の伝送線の数が少なく済み、受光素子 120 と演算素子 400 とを別々に製造、配置することが容易にできる。このため、両者とも集積度を最適にすることができ、多画素数の高速視覚センサ装置 10 を容易に製作できる。なお、このように A/D 変換器 210 を行ごとに設けたため、A/D 変換の処理速度により、全体の処理速度が制限を受けるが、FA ロボット制御に十分な画素数といわれる 128 x 128 画素の映像を 64 階調で処理する場合でも、ほとんどの画像処理が 1 ミリ秒以下で終了し、従来にない高速処理が可能である。したがって、本実施形態の多画素数/高速視覚センサ装置 10 は、簡単な回路構成を有しながらも、基本的な画像演算を高速に処理することが可能となっている。

特に、外部からのデータが必要となる演算では、x 方向データバスおよび y 方向データバスより効率的にデータ転送（送受信）が可能であるため、高速な演算が可能である。

さらに、転送用シフトレジスタ 410 を演算素子 400 に対応して設けているので、転送処理と独立して演算処理が行え、演算処理及び転送処理を効率良く行うことができる。また、転送処理と演算処理を並列に

行うことができることから、各処理の待ち時間を減らし、より高速の画像処理を行うことができる。すなわち、A/D変換器から演算素子へのデータ転送時に、転送用シフトレジスタを用いて、演算処理と転送とを独立に実行できる機能を実現することで、実時間処理が可能となっている。

本発明に係る高速視覚センサ装置は、前述した実施形態に限定されず、種々の変更が可能である。

例えば、上記の実施形態では、データバッファ19、20を設けていたが、制御回路15とデータバス17、18間に十分な転送速度が得られるような場合は、データバッファを設ける必要はない。

また、上記の実施形態では、A/D変換器210から演算素子400へのデータ転送を、転送用シフトレジスタ410により行っているが、転送用シフトレジスタ410はなくてもいい。すなわち、第17図のように、各A/D変換器210を、並列処理機構14のうち、対応する行の先頭の演算素子400(1, y)のレジスタマトリックス401と接続するようにしてもよい。この場合、各行のA/D変換器210から出力される画素データI(x, y)は、対応する演算素子400(x, y)まで、x方向に隣接している演算素子400(1, y)~400(x, y)のレジスタマトリックス401間の転送を順次行うことにより、転送される。

このように転送用シフトレジスタ410を設けていない場合には、表1の演算時間に加えて画像データを各演算素子400に転送する時間が余分に必要となる。ここで、上述したように、本実施形態での1画素あたりのA/D変換速度は、1ビットあたり約1マイクロ秒となる。したがって、例えば、入力アナログ信号を6ビット(64階調)でデジタル変換する場合には、1行分の128個の受光素子120の出力信号をデ

デジタル変換するのに必要な時間は、 $6 \text{ マイクロ秒} \times 128 = 0.768$ ミリ秒となる。一方、画像処理については、表 1 に示すように、 0.4 ミリ秒以下でほとんどの演算処理が行える。したがって、転送時間を考慮しても、ほとんどの画像処理が 1 ミリ秒以下で行えることになり、十分な高速性能を有している。

また、上述の実施形態では、A/D変換器 210 がチャージアンプ 221 を含む構成となっているが、A/D変換器 210 とチャージアンプ 221 とを別体とし、第 18 図のように、 N 個のチャージアンプ 221 からなるアンプアレイ 12 を受光素子アレイ 11 に接続させ、さらに、 N 個の A/D変換器 210 からなる A/D変換器アレイ 13 を当該アンプアレイ 12 と並列処理機構 14 との間に設けるようにしても良い。この場合には、アンプアレイ 12 内の各アンプ 221 は、受光素子アレイ 11 の対応する行 110 上の計 N 個の受光素子 120 から出力される電荷を順次電圧信号に変換し、得られたアナログ電圧信号を、A/D変換器アレイ 13 内の対応する A/D変換器 210 に出力する。A/D変換器 210 は、当該チャージアンプ 221 からのアナログ電圧信号を順次 A/D変換し、並列処理機構 14 に供給する。

さらに、上述の実施形態では、画像強度や x/y 方向モーメントの総和を求めるために、第 10 (B) 図に示す総和演算処理を行うようにしているが、各演算素子 400 からの出力の総和を求めるための回路を出力バス 155 に付加し、当該回路にて総和を求めるようにしても良い。

産業上の利用可能性

本発明に係る高速視覚センサ装置は、FAロボット制御等、視覚認識処理に幅広く用いられる。

請求の範囲

1. 複数の受光素子が複数の行及び列に2次元状に配列されて構成された受光素子アレイと、

- 5 複数のA/D変換器が該受光素子アレイの該複数の行に1対1に対応して1次元状に配列されて構成され、各A/D変換器が、該対応する1行中の受光素子から順次読み出された出力信号をアナログ・デジタル変換するA/D変換器アレイと、

- 10 複数の演算素子が、該受光素子アレイの該複数の受光素子と1対1に対応して複数の行及び列に2次元状に配列され、各演算素子が該A/D変換器アレイから転送されたデジタル信号について所定の演算を行う並列演算素子アレイからなる並列処理機構と、

- 15 複数の列方向データ転送用データラインが前記並列処理機構の各列と1対1に対応して設けられ、各列方向データ転送用データラインが、対応する列に存在する複数の演算素子を接続し該対応する列の各演算素子とのデータ転送を行う列方向データ転送用バスと、

- 20 複数の行方向データ転送用データラインが前記並列処理機構の各行と1対1に対応して設けられ、各行方向データ転送用データラインが、対応する行に存在する複数の演算素子を接続し該対応する行の各演算素子とのデータ転送を行う行方向データ転送用バスと、

前記受光素子アレイ、前記A/D変換器アレイ、前記並列処理機構、前記列方向データ転送用バス、及び、前記行方向データ転送用バスを制御する制御回路と、

を備える高速視覚センサ装置。

- 25 2. 前記制御回路が、前記各列方向データ転送用データラインに対し、対応する列の位置情報を対応する列の演算素子にデータ転送させ、前記

各行方向データ転送用データラインに対し、対応する行の位置情報を対応する行の演算素子にデータ転送させ、各演算素子に対し、該データ転送された対応する行及び列の位置情報に基づき、前記デジタル信号に対する所定の重心演算を行わせる重心演算制御部を有することを特徴とする請求項 1 記載の高速視覚センサ装置。

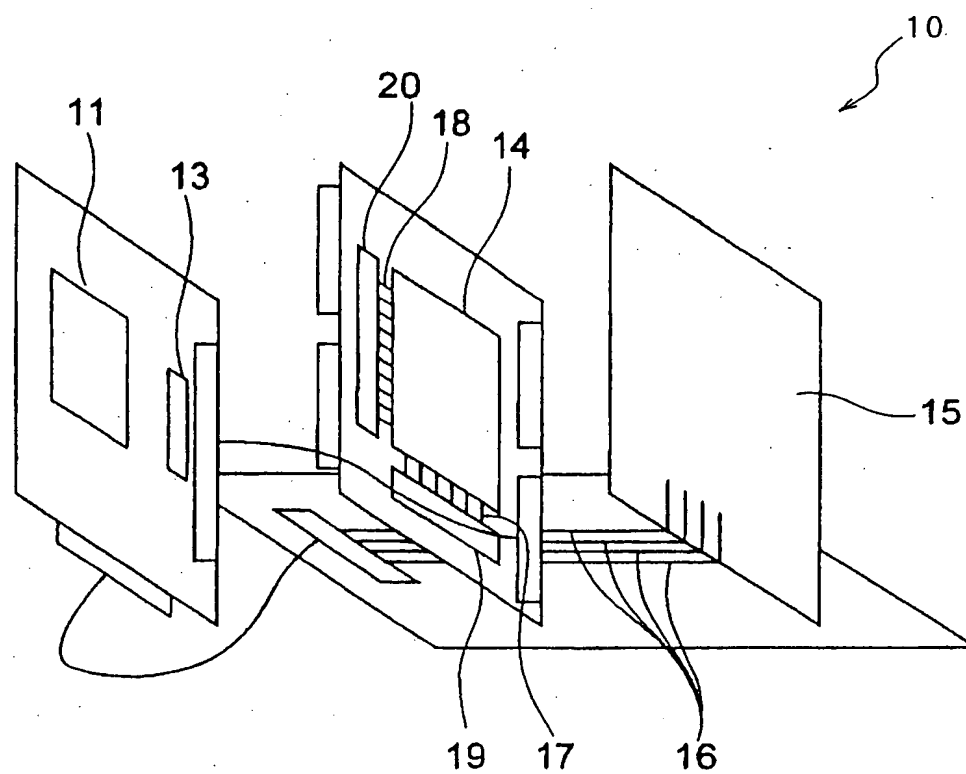
3. 前記制御回路が、前記各列方向データ転送用データラインと前記各行方向データ転送用データラインのそれぞれに対し所定の演算制御データをデータ転送させることで、所定の演算素子に対しデジタル信号に対する所定の演算を行わせる所定素子演算制御部を有することを特徴とする請求項 1 記載の高速視覚センサ装置。

4. 前記制御回路が、前記各列方向データ転送用データラインと前記各行方向データ転送用データラインのそれぞれに対し所定の演算制御データをデータ転送させることで、対応する行及び列の演算素子の演算結果データを該制御回路へ転送させるデータ転送制御部を有することを特徴とする請求項 1 記載の高速視覚センサ装置。

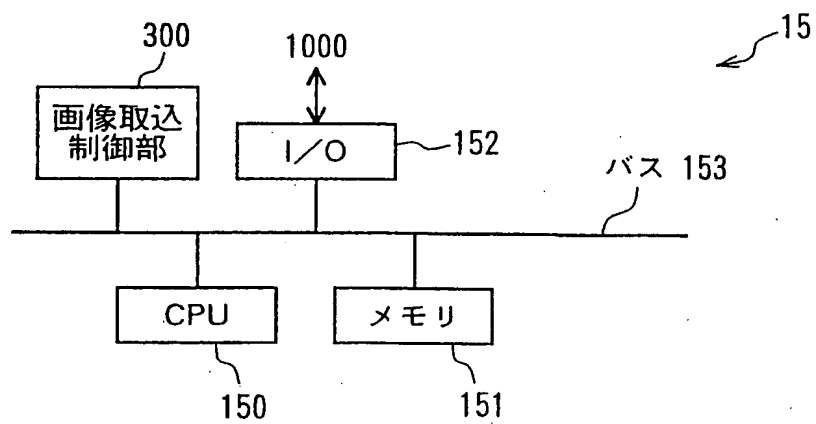
5. 前記列方向データ転送用バス及び前記行方向データ転送用バスのそれぞれに対応するデータバッファをさらに備えていることを特徴とする請求項 1 記載の高速視覚センサ装置。

6. 前記並列処理機構が、さらに、複数の転送用シフトレジスタが該複数の A/D 変換器と該複数の演算素子行の各々と 1 対 1 に対応して配列され、各転送用シフトレジスタが、該対応する A/D 変換器から出力された対応する受光素子行に所属する該受光素子の出力信号に相当するデジタル信号を、該対応する行に所属する所定の演算素子に順次転送する転送用シフトレジスタアレイを有することを特徴とする請求項 1 記載の高速視覚センサ装置。

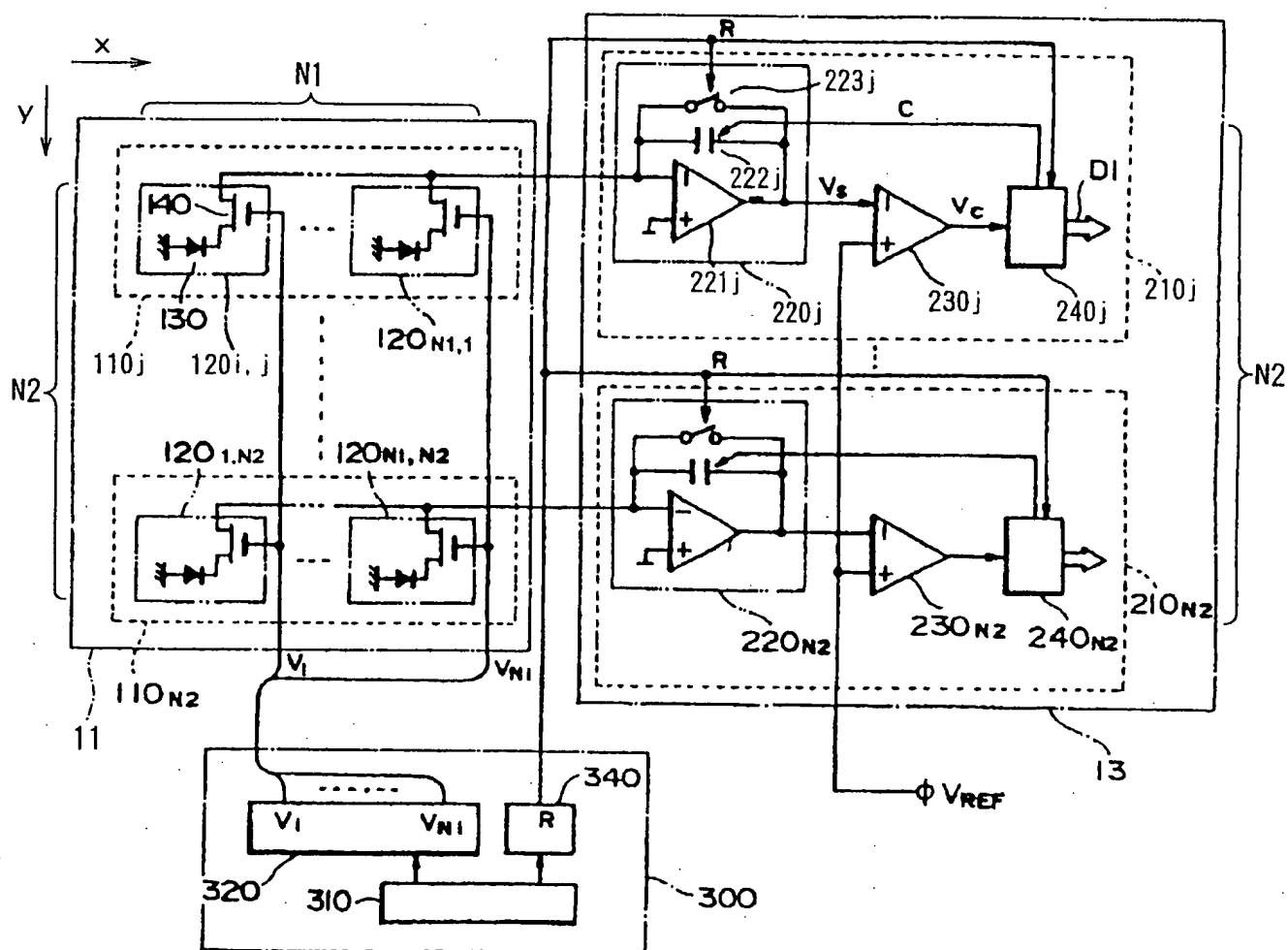
第 2 図



第 3 図



第 4 図



第 5 図

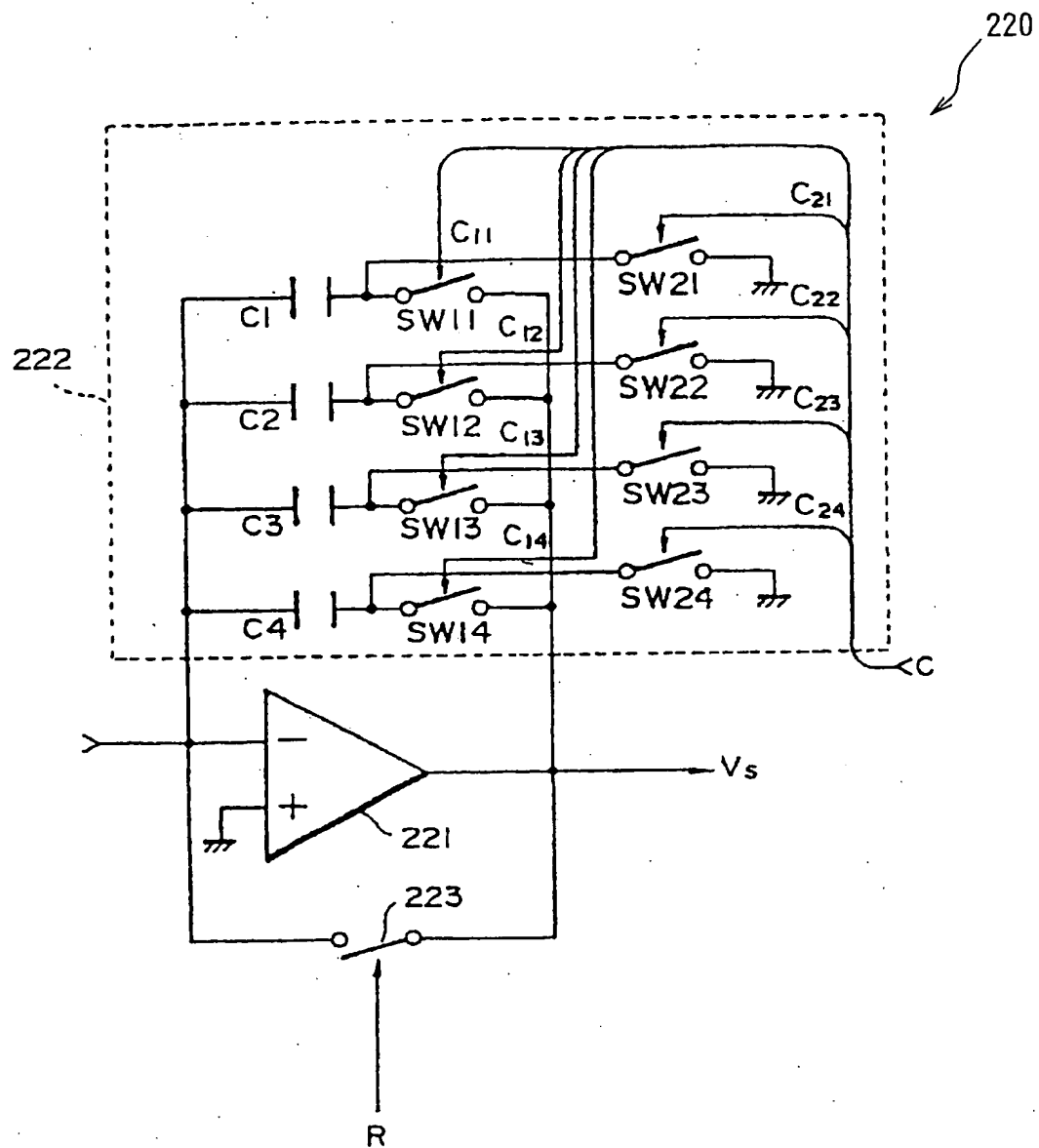
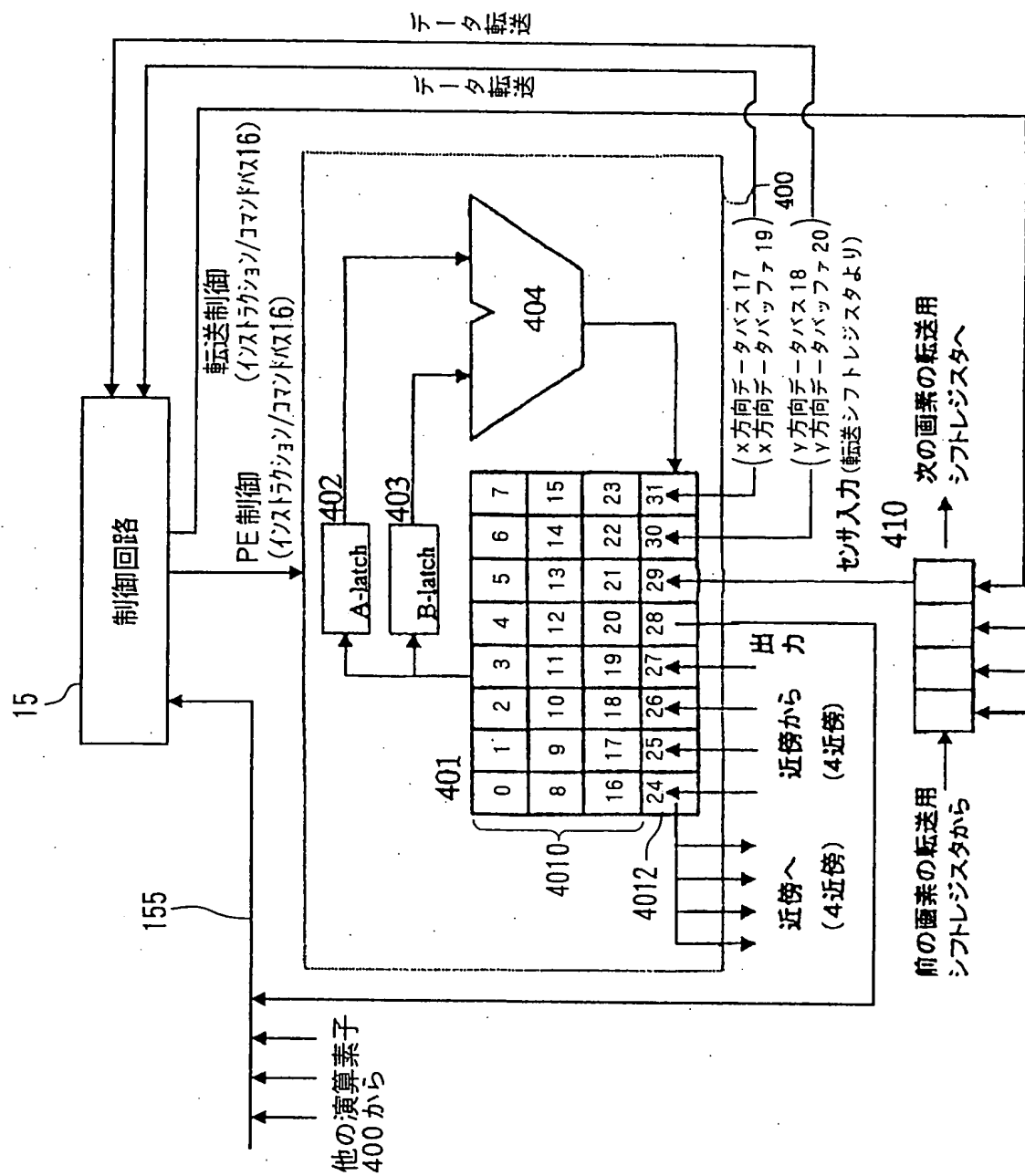
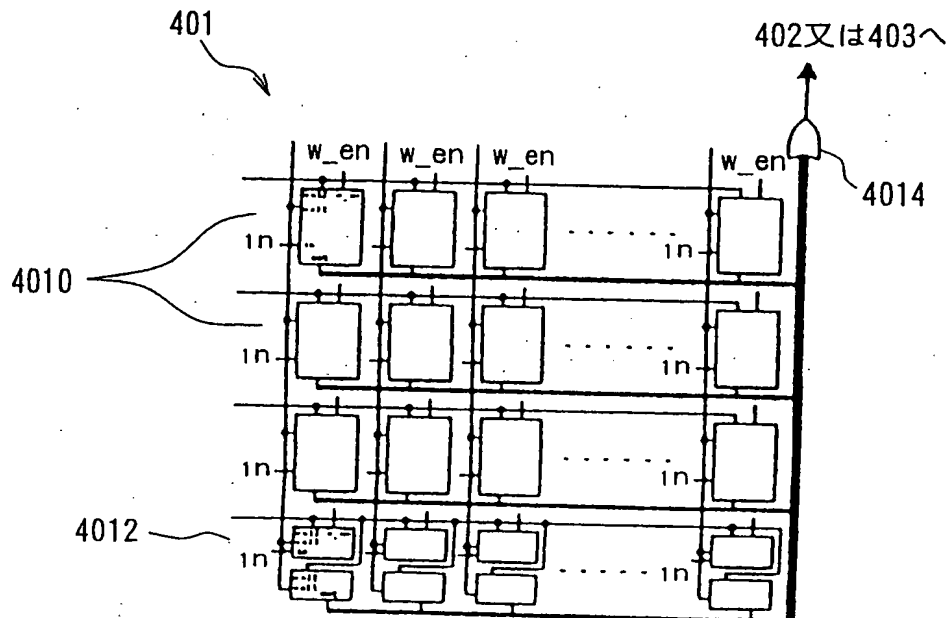


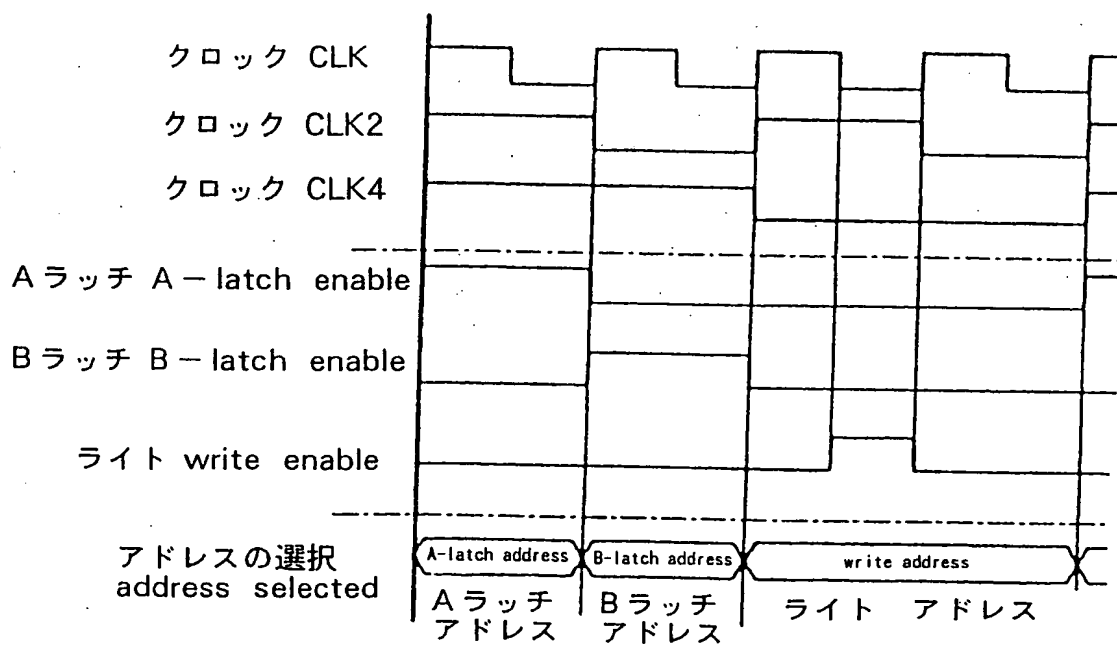
圖
6
振



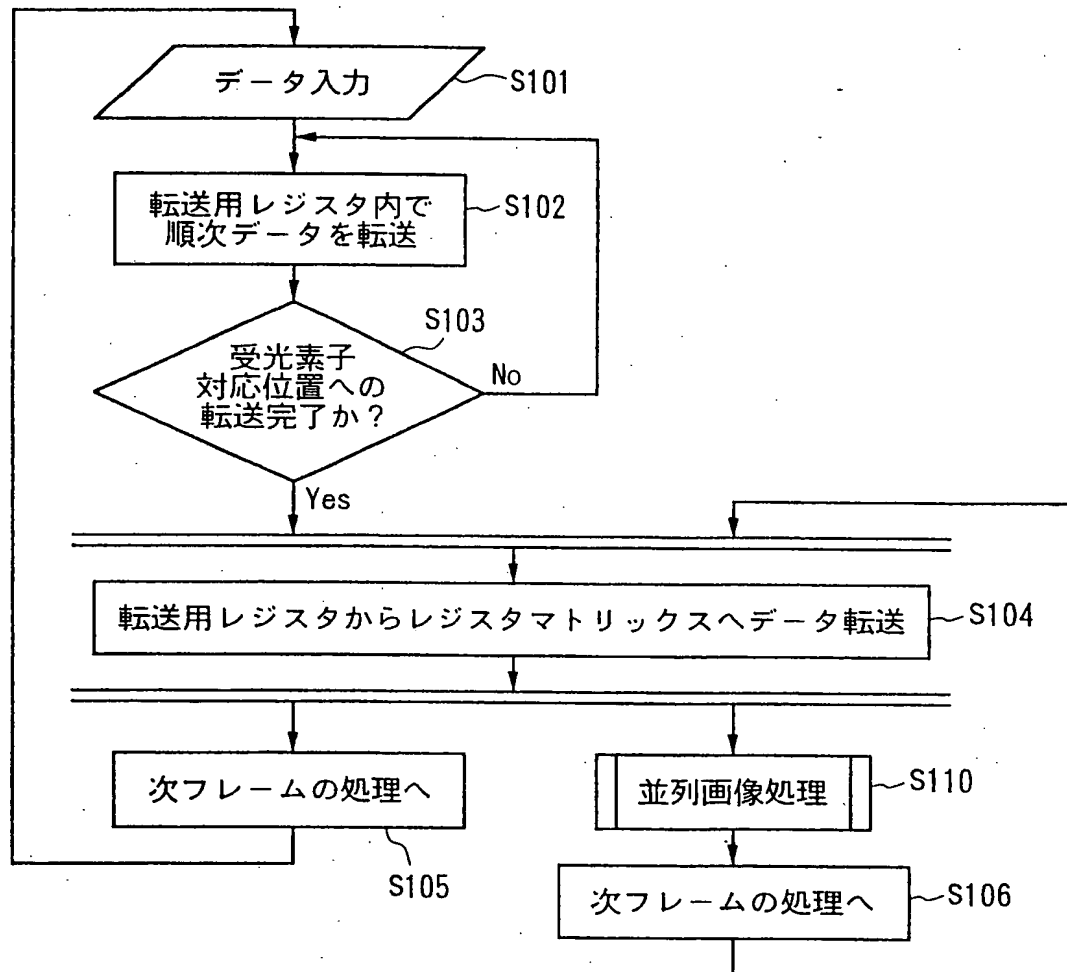
第 7 (A) 図



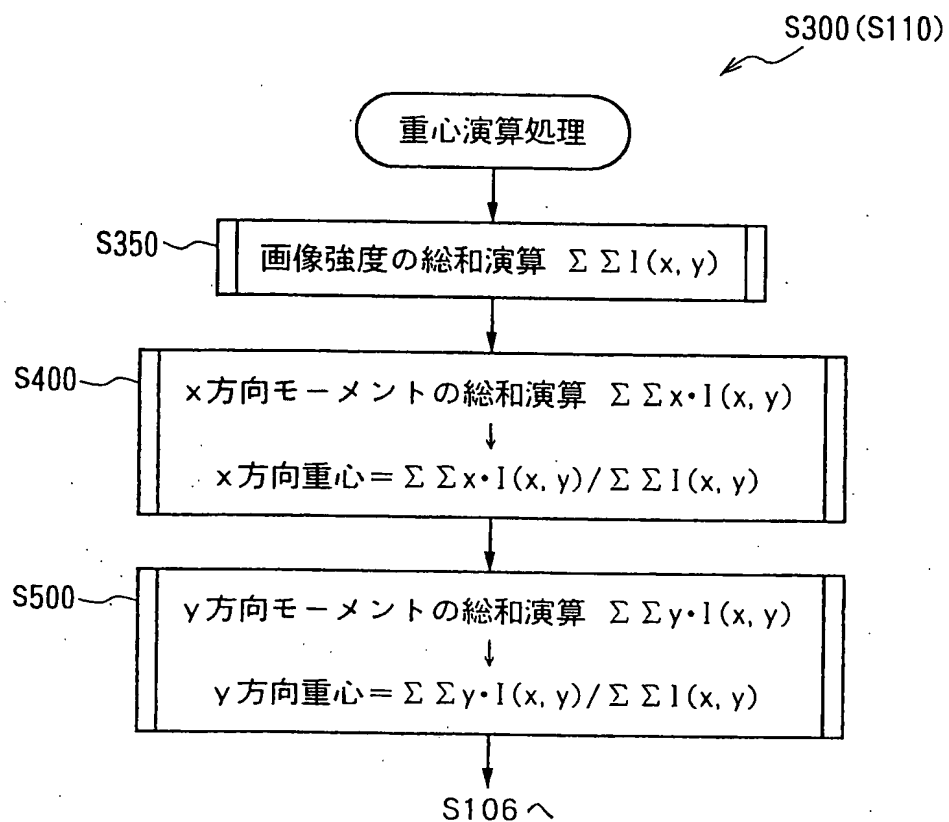
第 7 (B) 図



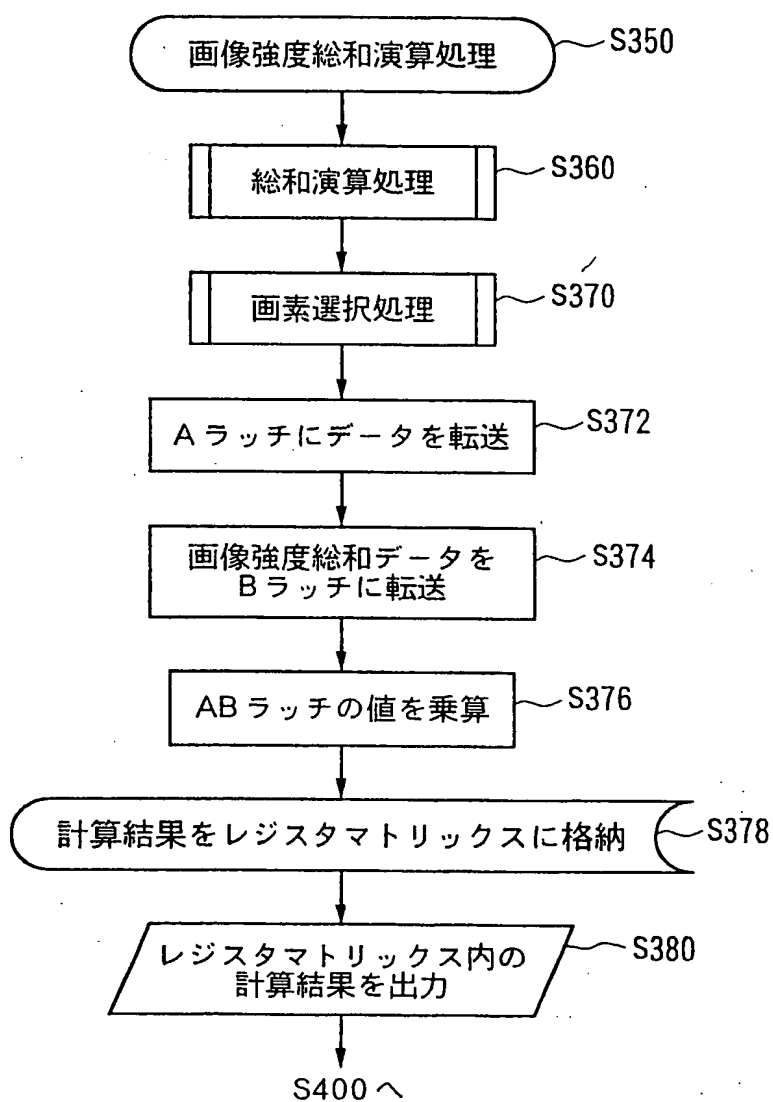
第 8 図



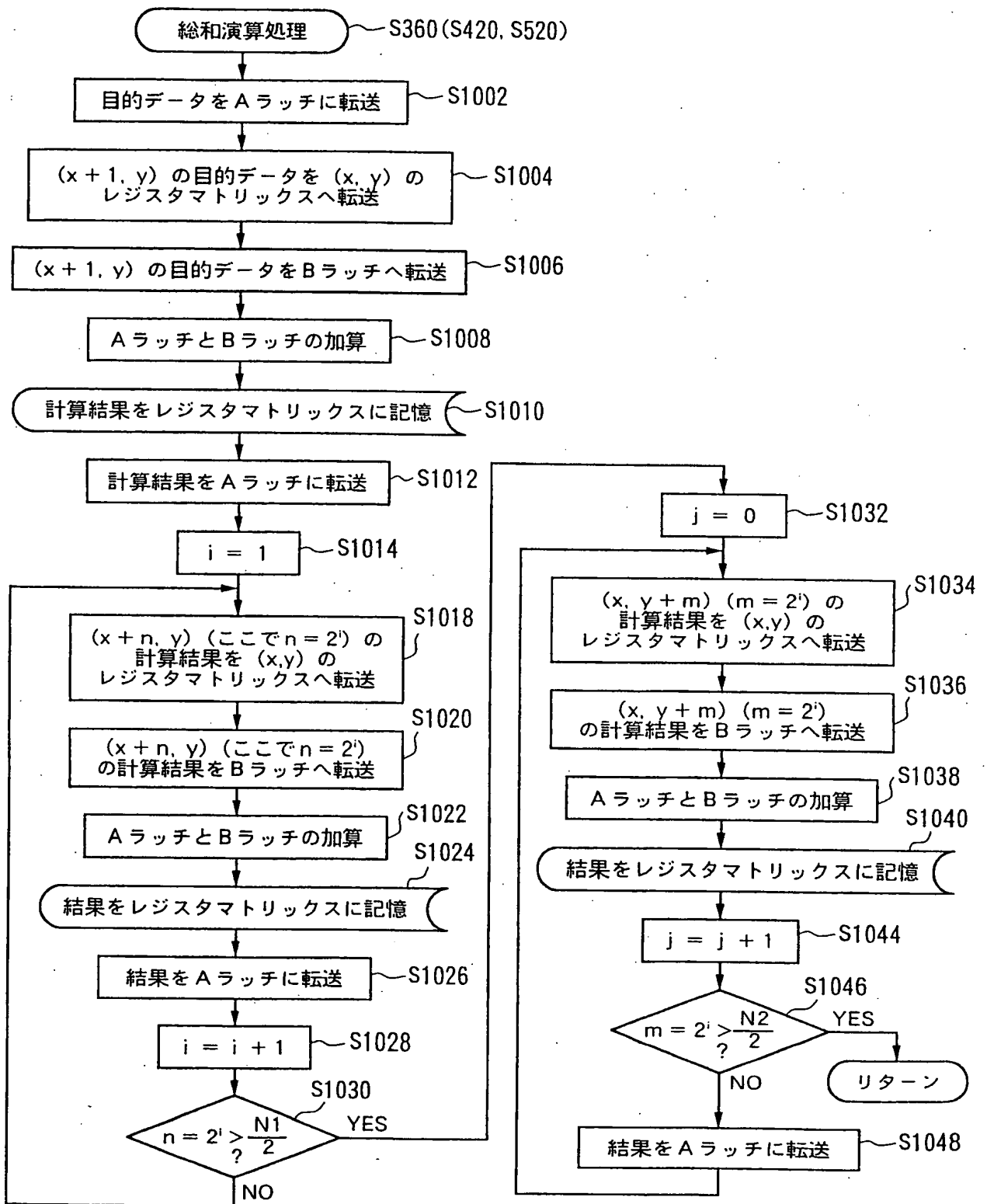
第 9 図



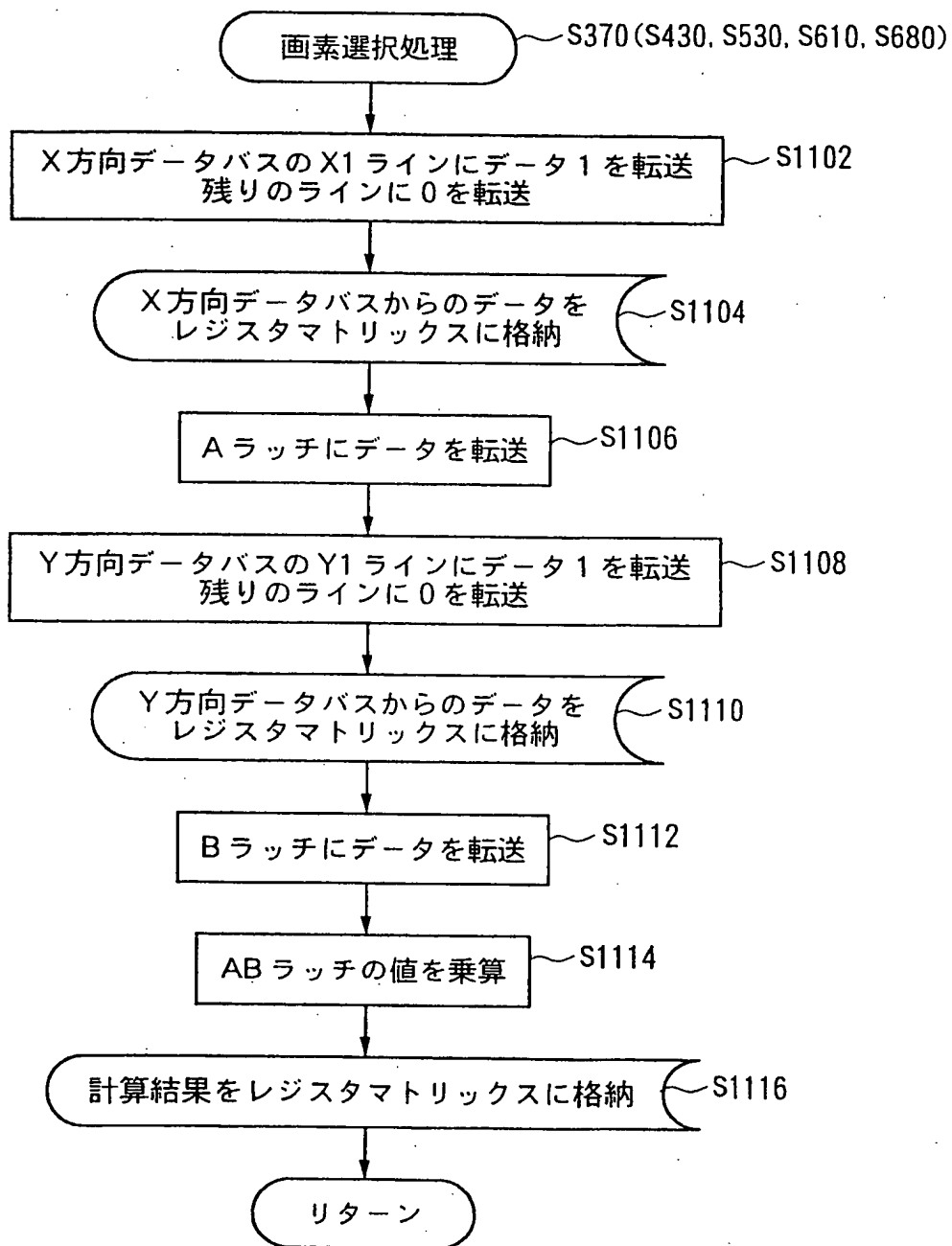
第 10 (A) 図



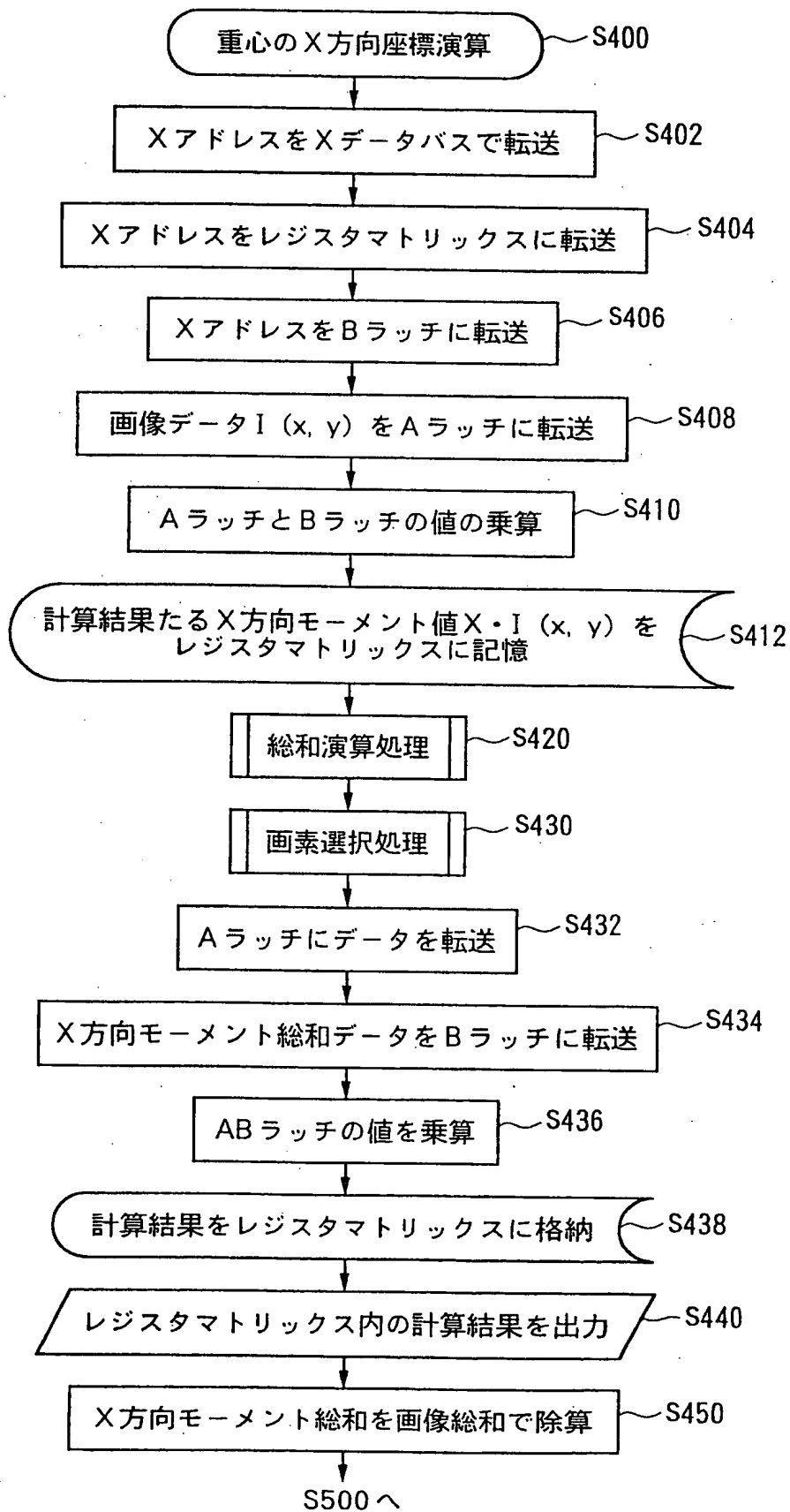
第 10 (B) 図



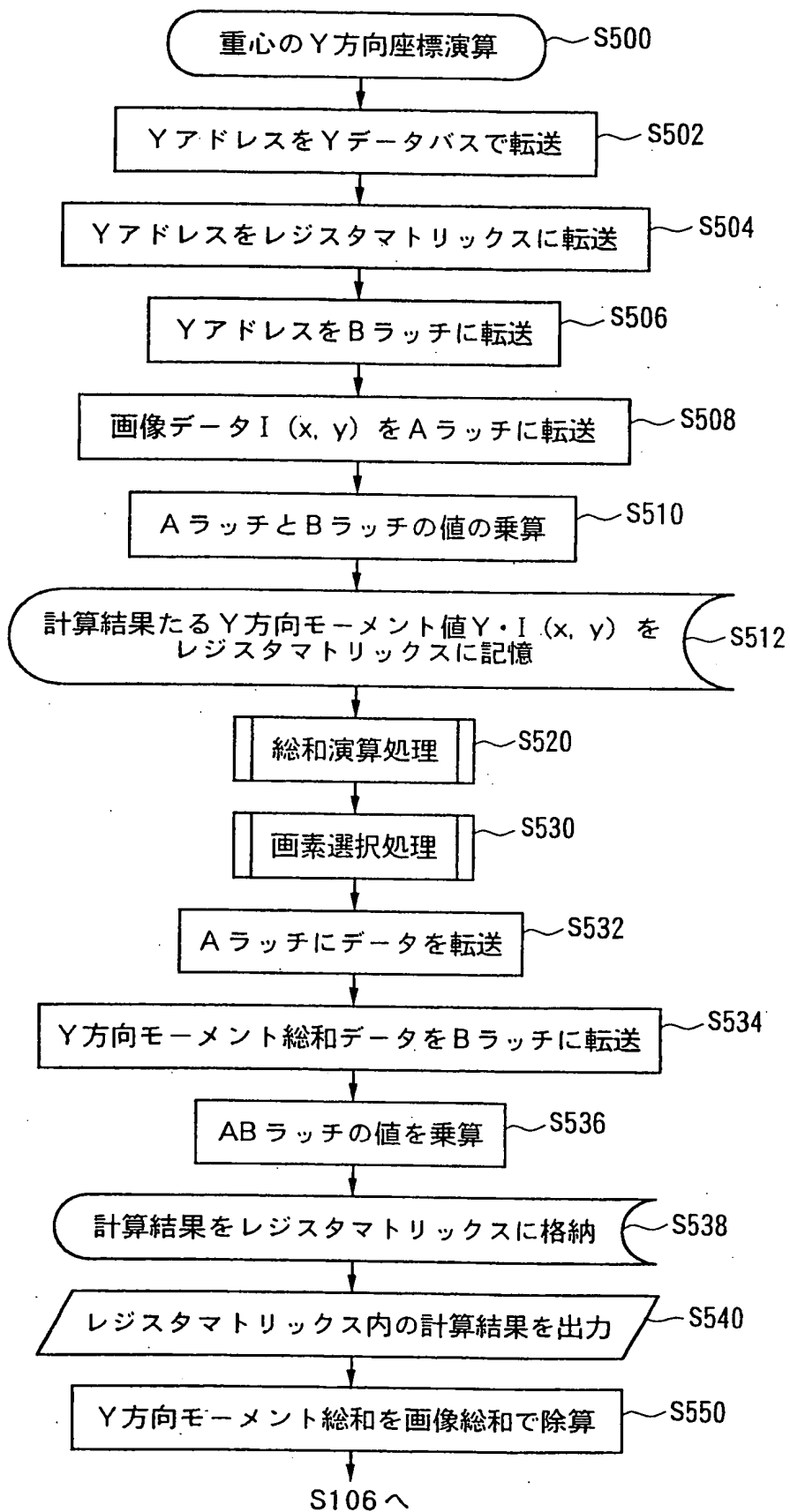
第 10 (C) 図



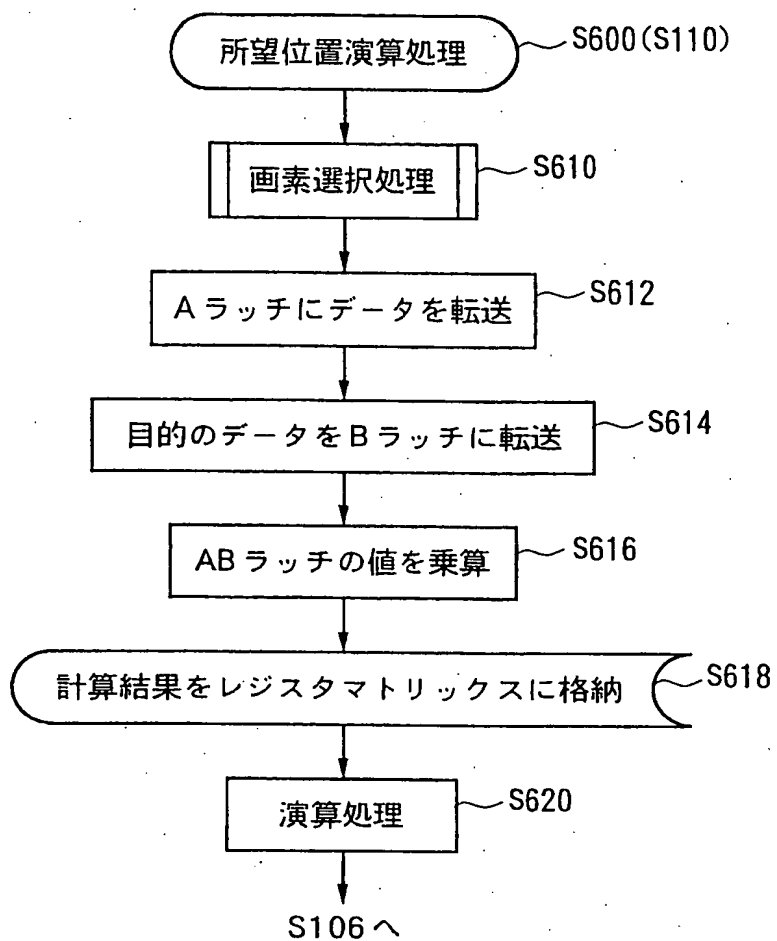
第 11 図



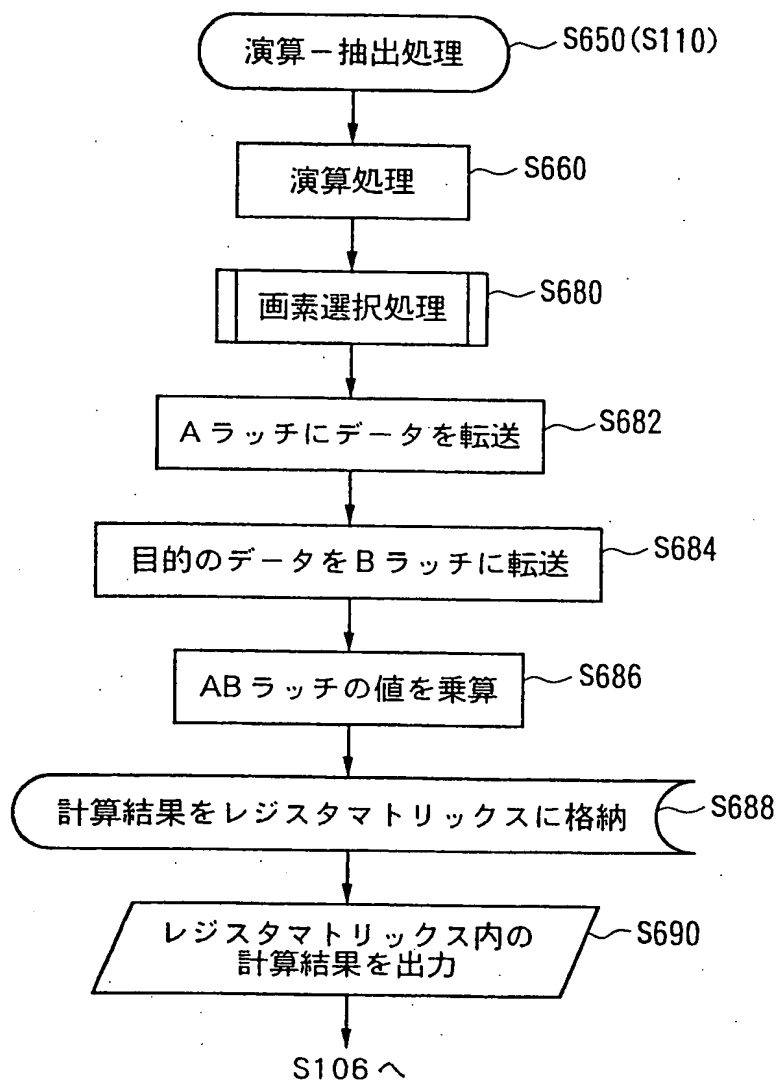
第 12 図



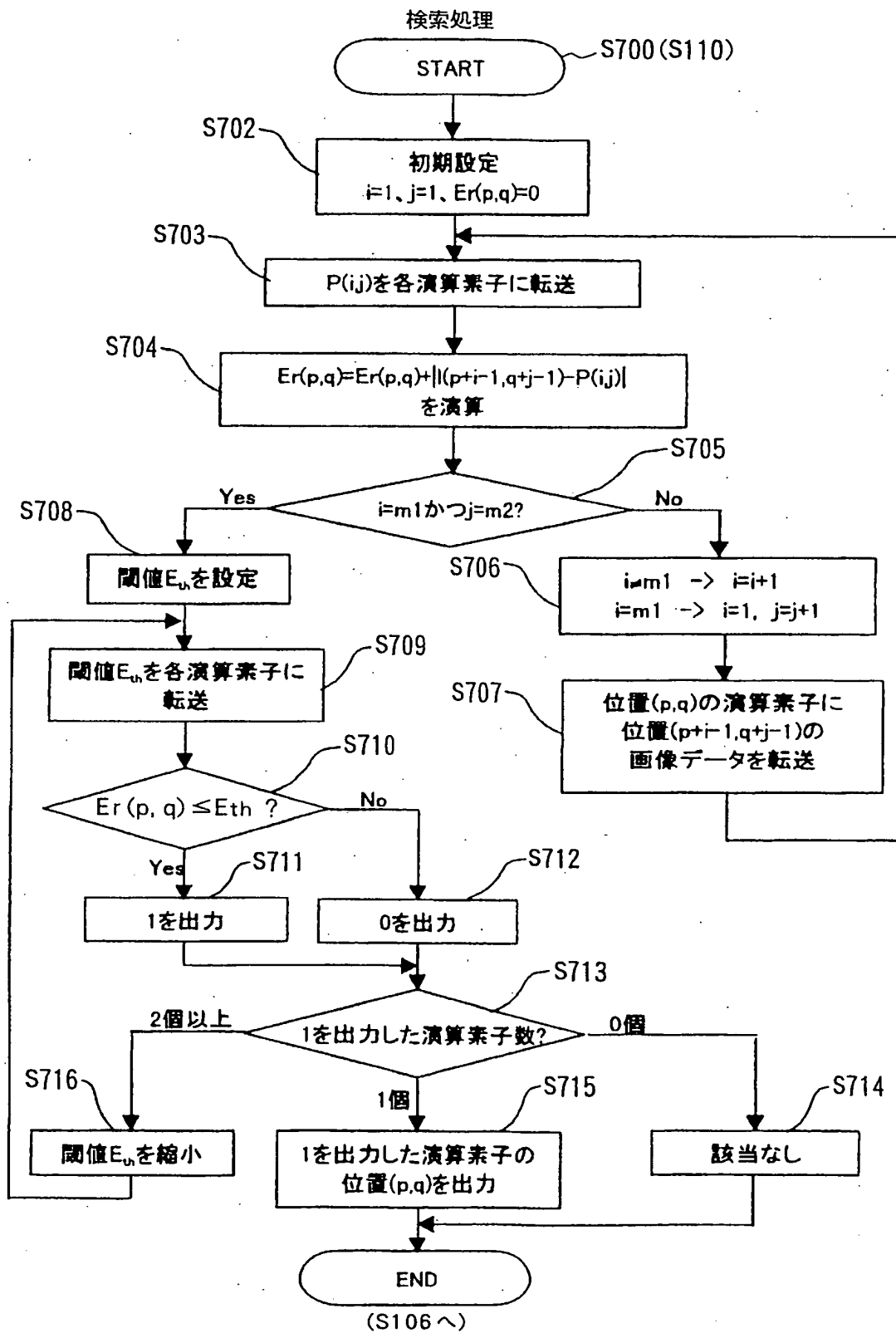
第 13 図



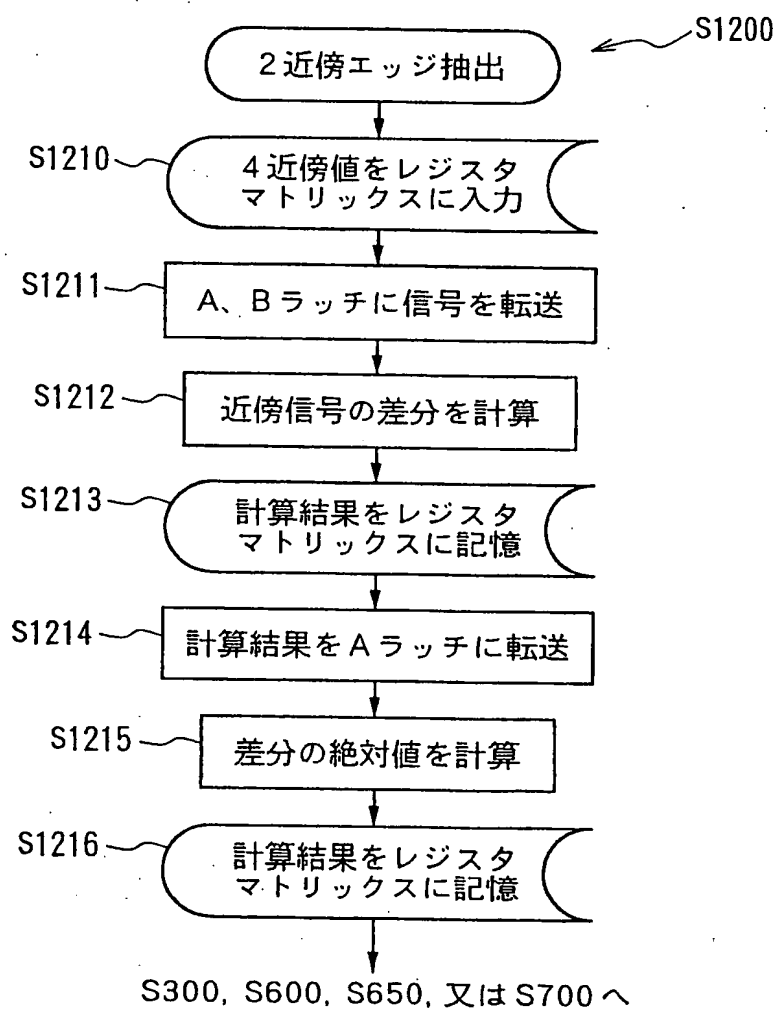
第 14 図



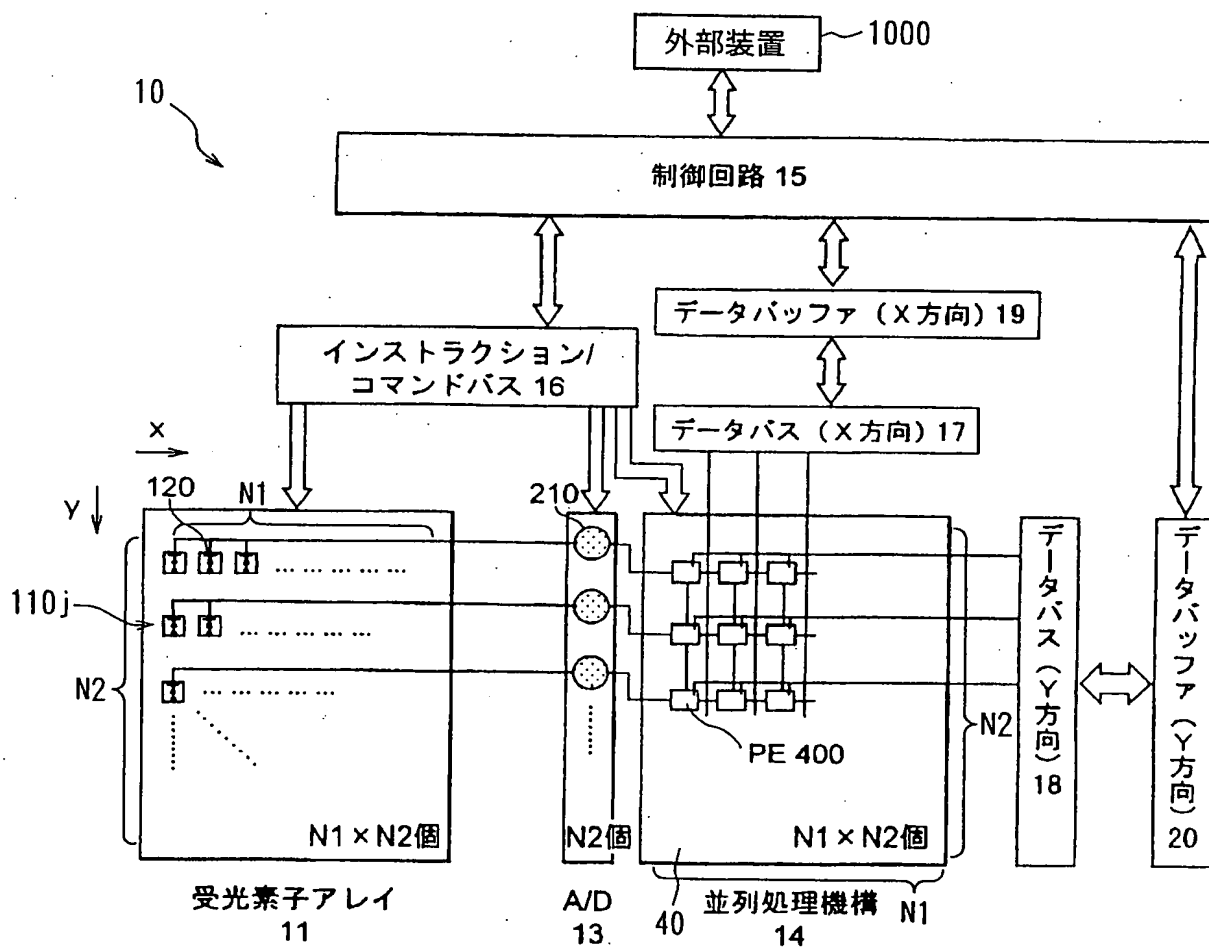
第 15 図



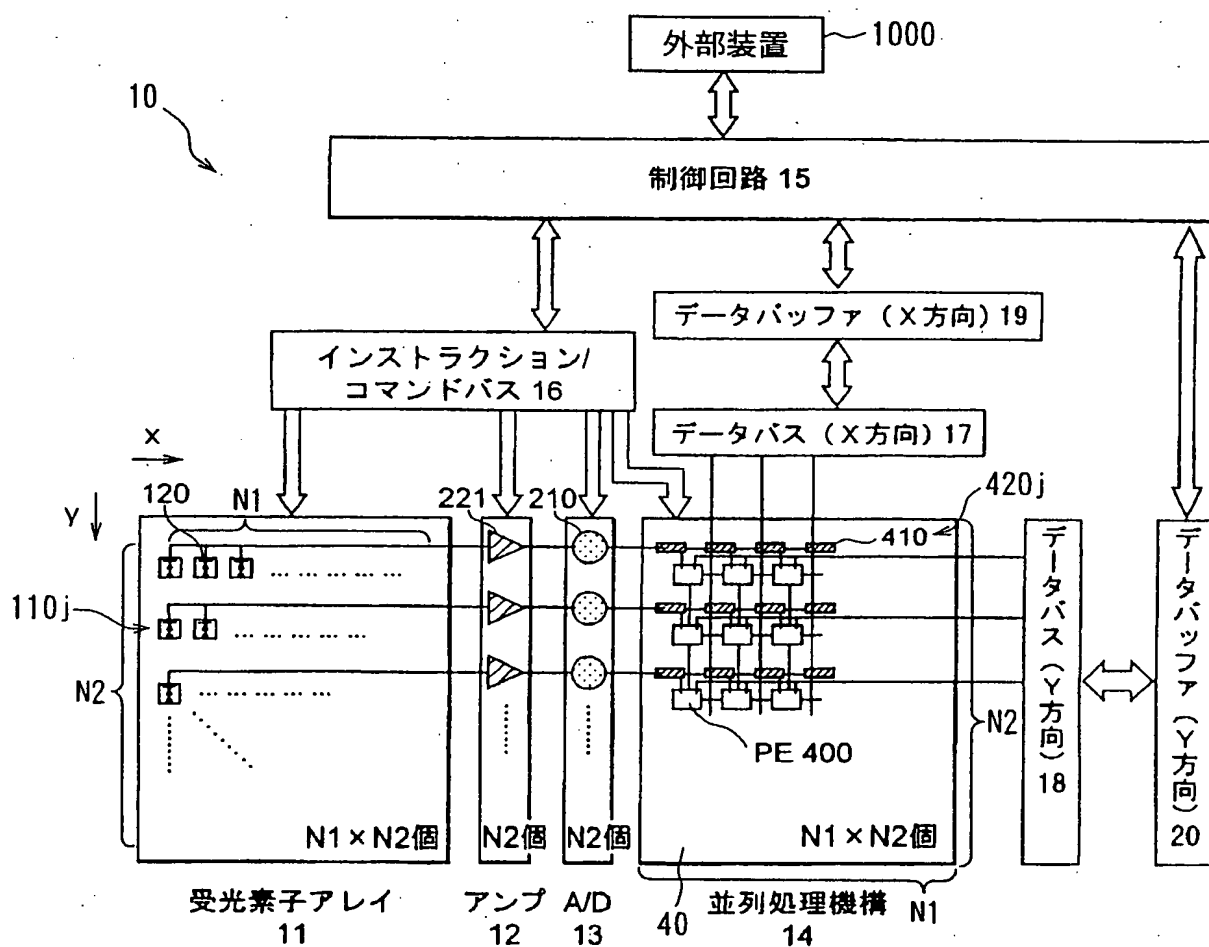
第 16 図



第 17 図



第 18 図



国際調査報告

国際出願番号 PCT/JP00/01471

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl⁷ G06T 1/20

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl⁷ G06T 1/20

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1926-1996

日本国公開実用新案公報 1971-2000

日本国実用新案登録公報 1996-2000

日本国登録実用新案公報 1994-2000

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP, 10-145680, A (浜松ホトニクス株式会社) 29. 5月. 1998 (29. 05. 98)	1
A	全文 (ファミリーなし)	2-6
Y	JP, 06-274467, A (住友金属工業株式会社) 30. 9月. 1994 (30. 09. 94)	1
A	全文 (ファミリーなし)	2-6

☐ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの

「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」 口頭による開示、使用、展示等に言及する文献

「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」 同一パテントファミリー文献

国際調査を完了した日

31. 05. 00

国際調査報告の発送日

13.06.00

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

新井 則和

5H

8937

電話番号 03-3581-1101 内線 3531

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP00/01471

A. CLASSIFICATION OF SUBJECT MATTER
Int.Cl⁷ G06T 1/20

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
Int.Cl⁷ G06T 1/20Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
Jitsuyo Shinan Koho 1926-1996 Jitsuyo Shinan Toroku Koho 1996-2000
Kokai Jitsuyo Shinan Koho 1971-2000 Toroku Jitsuyo Shinan Koho 1994-2000

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP, 10-145680, A (HAMAMATSU PHOTONICS K.K.), 29 May, 1998 (29.05.98),	1
A	Full text (Family: none)	2-6
Y	JP, 06-274467, A (Sumitomo Metal Industries, Ltd.), 30 September, 1994 (30.09.94),	1
A	Full text (Family: none)	2-6

☐ Further documents are listed in the continuation of Box C.☐ See patent family annex.

* Special categories of cited documents:
 "A" document defining the general state of the art which is not considered to be of particular relevance
 "E" earlier document but published on or after the international filing date
 "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 "O" document referring to an oral disclosure, use, exhibition or other means
 "P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 "&" document member of the same patent family

Date of the actual completion of the international search
31 May, 2000 (31.05.00)Date of mailing of the international search report
13 June, 2000 (13.06.00)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.